Prüfungsprotokoll Vordiplom Technische Informatik
Kurse 1704 + 1705

08.09.2005
Prüfer: Prof. Keller
Beisitzer: Herr Fechner
Dauer: 20 Minuten

Die gestellten Fragen wichen nicht von den bisherigen Prüfungsprotokollen ab.

1. Komponenten eines Mikroprozessors:
   Steuerwerk, Rechenwerk, Adresswerk, Register, internes Bussystem, Systembusschnittstelle

2. Systembus: Was hängt am Systembus?
   Arbeitsspeicher, Peripheriebausteine

3. Cache – Verdrängungsstrategien:
   LRU, FIFO, Second Chance, Zugriffsbit

4. Entwicklungsebenen der Rechnerarchitektur:
   Gatterebene, Registerebene und Prozessorebene, dazu kurze Erläuterung, was auf welcher Ebene passiert und welche Einheiten verwendet werden um den Zeitverlauf zu messen (Gatterlaufzeiten, Register: Takte).

5. Hyperwürfel:
   - Was ist ein n-dimensionaler Hyperwürfel: n-dimensionaler Vektorraum mit den Werten 0 und 1.
   - Wieviele Ecken hat ein n-dimensionaler Hyperwürfel: 2^n (mit kurzer Erklärung, wie man auf diesen Ausdruck kommt). n Dimensionen (sprich n Stellen) und je 2 Werte je Dimension (0 und 1) ergeben 2^n Möglichkeiten diese Werte zu kombinieren, also 2^n Ecken.
   - Wie lang kann ein Weg entlang der Kanten des Hyperwürfels maximal werden: genau n

6. Mehrprozessorsystem:
   - Wieviel schneller kann ein Mehrprozessorsystem mit 10 Prozessoren, wenn der Systembus kein Nadelöhr ist? Etwas mehr als zehnmal so schnell, weil die Prozessorcaches von allen Prozessoren genutzt werden.
     Aber: Administrationsaufgaben machen das System auch wieder langsamer!

7. Pipelining:
   - Wieviel schneller läuft die Befehlsabarbeitung bei einem z.B. 5-fach Pipelining?
     Nicht ganz fünfmal schneller.
   - Gründe?
     Asymmetrie der Befehle, Schleifen, Warten auf Daten, die erst noch errechnet werden müßen, zuwenig Cache

Die Prüfung läuft in einer sehr entspannten, freundlichen Atmosphäre ab. Die Fragen empfand ich als präzise gestellt, fehlte in der Antwort etwas, so wurde einfach gezielt nachgefragt.

Nicht vergessen: Das Lehrgebiet heißt Parallelität und VLSI – die Hyperwürfel und ein paar Gedanken zu Mehrprozessorsystemen gehören auf jeden Fall dazu, auch wenn in den alten Kurstexten zu 1704 und 1705 darauf noch nicht soviel Wert gelegt wurde.

Viel Glück bei Eurer Prüfung und vergesst nicht, auch ein Prüfungsprotokoll zu schreiben!

Kurs: 1704/05
Datum: 23.04.02
Prüfer: Prof. Dr. Keller
Dauer: 25 Min

1) Bestandteile CPU?
Steuer-, Operations-, Adresswerk, Registersatz, Systembusschnittstelle

2) Arten Steuerwerk?
festverdrahtet, mikroprogrammiert (programmierbar)

3) Warum Adresswerk und ALU?
schnellere (parallele) Berechnung der Operandenadressen, Pipeline

4) Befehl wird in 5 Stufen ausgeführt. Max. Geschwindigkeitsgewinn durch Pipeline? Wert realistisch?
Prakt. nicht möglich wegen Pipelinehemmnissen (Daten, Kontrollfluss und Betriebsmittel)

5) Welche Arten von Speichern gibt es?
RAM und ROM

6) Arten von RAM
SRAM, DRAM

7) Welche im PC?
Arbeitsspeicher DRAM, Cache SRAM

8) Takt 1GHZ, Zugriffszeit Speicher 60 ns. Wie viele Wartezyklen?
60

9) Hit Rate 99%, Cache Zugriff 1 ns, mittlere Zugriffzeit?
0,99 * 1 + 0,01 * 60 = 1,59 ns

10) Wie kann Programmierer Cache besser nutzen?
Auf Daten die sequentiell im Speicher liegen, auch nacheinander zugreifen. Cache füllt immer eine Cache-Line

11) Ebenen des Schaltungsentwurfes?
Gatter, Register und Prozessorebene

12) Performancevergleiche?
Auf Registerebene: Taktzeiten
Die Taktfrequenz kann nicht beliebig erhöht werden, da auch die Schaltgatterlaufzeiten zu berücksichtigen sind.

13) Weitere Leistungssteigerung wenn System optimiert?
Parallelarbeit von mehreren Prozessoren

14) Ist es denkbar mit einem 2. Prozessor eine Steigerung über 100% Leistung zu erhalten?
Ja

15) Warum?
Es werden auch der prozessorinterne Cache und der Registersatz besser genutzt, wenn jeder Prozessor nun eine kleine Aufgabe und damit auch ein kleines Programmstück erfüllt.

16) Realistisch?
Bei Messungen wurden bei etwa 32 CPU's Leistung von etwa 33 ermittelt aber nur für Anwendungen die optimal parallelisierbar sind.

Ich kann mich den anderen Meinungen nur anschließen. Hr. Keller ist ein netter und ruhiger Prüfer und das Spektrum der Fragen ist nicht zu groß. Bei Frage 10 habe ich mehr an kurze Programm- schleifen gedacht und auch Frage 16 wurde mehr in einer Diskussion beantwortet. Dies hat sich aber nicht negativ auf die Bewertung ausgewirkt. Die Hyperwürfel blieben außen vor. Leider ist ja 1704/05 nicht mehr so aktuell aber vielleicht kann doch noch jemand was mit dem Protokoll anfangen. Die ein oder andere Frage habe ich sicher vergessen aber es war nichts dabei was ich nicht schon in anderen Protokollen gelesen hatte.

Viel Glück!

Prüfungsprotokoll 1704+1705
Datum: 13.02.2001
Note: 1,3
Dauer: 25 min.

Wie ist der Aufbau MP?
Steuerwerk, Adresswerk, Systembusschnittstelle, Rechenwerk, Registersatz

Welche Zahlenformate gibt es?
Integer und Gleitkommazahlen

Welchen Zahlenbereich hat eine 32-bit Integerzahl mit 2er-Komplement?
2^-31 bis 2^31 -1

Und Gleitkommazahlen?
2^-127 bis 2^127 - 1, wenn die Mantisse 1.999... hat, also fast 2^128 als Obergrenze.

Warum noch Integer?
Für Schleifenindexe, Arrayindexe, also für alles, wo man unbedingt ganze Zahlen braucht

Was hängt am Bus?
RAM und Controller

Welche Arten von Speicher gibt es?
ROM und RAM

Wofür brauche ich noch ROM, man kann doch die Daten am Anfang von der Festplatte ins RAM laden?
Aber dafür braucht man ein Programm, das nur im ROM stehen kann

Welche zwei Arten von RAM gibt es?
SRAM und DRAM

Vorteile DRAM?
Kleiner, billiger, weniger Stromausnahme

Nachteile?
Ist langsamer

Welche gibt es hier wohl im PC (zeigt auf seinem PC)?
Beide

Warum?
Weil das SRAM schneller ist

Beispiel auf Papier: PC mit 500 MHz und RAM mit 500ns. Wieviel Zyklen muß der MP warten?
75 Zyklen

Was kann man machen, um das zu verbessern?
Cache einbauen

Woher weiß der Programmierer, daß da ein Cache ist?
Der Programmierer weiß das nicht, der Cache wird vollkommen hw-mäßig gesteuert.
Cache bed. Versteck. Man kann ihn nicht sehen

Programmbeispiel auf Papier: C-Schleife:

```
int i;
feld int[1000000];

for (i=0; i < 1000000; i++)
   j = feld[i];
```

Cachlinelänge = 32 byte; integerlänge = 32 bit;

Wie oft mussen die Daten aus dem Array neu geladen werden?
32 byte : 4 byte(=32bit) = 8 mal

Wie ist das beim Schreiben?
2 Arten: write back und write through

write back?
Was ist, wenn das Datum im Cache veraltet ist z.B. durch den DMA-Controller? Der Cache hat einen Snoop-Bus, mit dem er alle Vorgänge mitbekommt

Welcher Möglichkeiten gibt es noch, den MP zu optimieren?
Piping

Wieviel schneller wird er dadurch (bei 5-fachem Piping)?
Nicht ganz 5x

Warum?
Bei Schleifen, in denen das Ergebnis abgewartet werden muß, kann kein Piping stattfinden

Was ist ,wenn ein Prozessor nicht reicht?
Dann sollte man mehrere parallel nehmen

Wieviel schneller wird die Sache, wenn man 100 Prozessoren nimmt?
Etwas mehr als 100 mal

Fazit?
Prof. Keller ist ein sehr netter Prüfer und zu empfehlen.
Falls man mal stecken bleibt, hilft er einem weiter (so geschehen bei der Frage nach dem Piping)
Die Fragen sind so gestellt, daß er merkt, ob man den Zusammenhang kennt und versteht. Der Gesamteindruck ist wichtig.
Die Beispiele auf dem Papier sehen wild aus, sind aber halb so schlimm, da er mithilft, die Antworten zu finden.

Prüfung Technische Informatik (alte Kursversion 1703)

Prüfer: Prof. Dr. Keller

Datum: 03.05.2000, 15 min

Note: 1,7

- Aus welchen Komponenten besteht ein Mikroprozessor?
- Mit welchen Komponenten ist die Systembusschnittstelle noch verbunden?
  DMA-Controller, IR-Controller, Arbeitsspeicher, Festplatte, usw.
- Unterschied zwischen Adresswerk und Rechenwerk
- Festplatten
  Das Thema kam in der alten Kursversion noch ausführlicher vor, darauf habe ich mich jedoch nicht vorbereitet. Das habe ich gleich gesagt, und wir gingen zum nächsten Thema über.
- Wir kommuniziert der Rechner intern?
  Interrupts
- Wie merkt der Mikroprozessor, dass eine Komponente einen IR sendet?
  Allg. Erklärung, wie ein IR funktioniert, dann Polling und priorisierendes Polling
- IR-Nesting
- Bei Einsatz eines virtuellen Speichers: wird ein IR aufgerufen, um eine Seite einzulagern, aber gerade die Seite, die das tun kann, ist ebenfalls nicht eingelagert, was passiert dann?
  Der Rechner gerät in eine Endlosschleife. Man kann z.B. diese Programme im ROM abspeichern, damit immer auf sie zugegriffen werden kann. Das Problem ist das Gleiche, egal ob man IR-Nesting zulässt oder nicht.
- Cache, was ist das, wozu ist er gut?
- Wie funktioniert er?
- Write-Back und Write-Through-Verfahren erklären, Vor- und Nachteile.
- Verdrängungsstrategien
  LRU (relativ komplex zu implementieren), LFU, FIFO
- Welche Arten von Cache gibt es?
  voll assoziativ, direct mapped cache, n- way set associative cache
- Welche Verdrändungsstrategie wird beim direct mapped cache verwandt?
  Keine, da es ja eine feste Zuordnung zwischen Arbeitsspeicher und Cache gibt.

Die Prüfung verlief in einer angenehmen, freundlichen Atmosphäre. Herr Prof. Keller legt Wert darauf, dass man die Themen auch verstanden hat. Er stellt seine Fragen so, dass man während der Prüfung auch eine Transferleistung erbringen muss. So habe ich es zumindest empfunden, weil auch Sachen gefragt wurden, die in alten Prüfungsprotokollen nicht drin standen. Vielleicht lag es auch daran, dass ich noch in einer alten Kursversion geprüft wurde. Zur Vorbereitung sind die vorhandenen Prüfungsprotokolle sehr gut geeignet.

Prüfung : Vordiplom Technische Informatik
Prüfer : Prof. Keller
Datum der Prüfung : 21.03.2000
Note : 2.0

Fragen :

Was sind die Bestandteile eines Mikroprozessors ?
Steuer-, Operations-,Adresswerk, Registersatz und Systembusschnittstelle, kurze Erklärung

Welche Arten von Steuerwerken gibt es ?
festverdrahtete und mikroprogrammierte Steuerwerke,
RISC<->CISC Architekturen

Wie sind Mikrobefehle prinzipiell aufgebaut ?
Die richtige Antwort sollte lauten, sie entsprechen den Signalen in einem festverdrahteten Mikroprozessor.

Wenn man auf der einen Seite den schnellen Prozessor hat und auf der anderen den langsamen Speicher. Wie bringt man beides sinnvoll zusammen ?
Cache, Aufbau, Anschluß Einlagerungsstrategien, Lokalitätsprinzip

Wie sieht es beim Schreiben aus ?
Darstellung des write-back und write-through Verfahrens

Was sind die Vorteile des Rückschreibverfahrens ?
fehlte noch bei Antwort der vorigen Frage. Bei mehreren Änderungen wird nur die Letzte in den Speicher geschrieben.

Wenn ein DMA-Transfer vom Speicher zu einem Peripheriegerät durchgeführt werden soll, was ist zu beachten ?
Der Cache-Controller muß sich bei Abfragen von Hauptspeicherinhalten, die im Cache sind, aktiv einmischen und die Inhalte des Caches zur Verfügung stellen.

Welche Arten von Arbeitsspeicher gibt es ?
RAM und ROM

Welche Arten von ROM gibt es ?
Bei meiner Aufzählung hatte ich das EEPROM vergessen, wurde dann von Prof. Keller nachgereicht.

Welche Entwurfsebenen von Rechnersystemen gibt es ?
Gatter-, Register-, Prozessebene

Zum Zeitverhalten von Schaltgatter- und Registerebene.
In welchen Zeiteinheiten können hier Messungen vorgenommen werden ?
Hier hatte ich Probleme mit der Fragestellung, da ich an nur ns und so dachte.
Gefragt bei Schaltgatterebene nach vielfachen von Gatterschaltzeiten,
bei der Registerebene nach dem vielfachen des Taktes.

Definition des Hyperwürfels ?
Prozessoren und Speicher sind die Ecken des binären Hyperwürfels, zwischen denen Verbindungen zu schalten sind. (So flüssig habe ich die aber nicht gebracht)

Wieviele Ecken hat ein n-dimensionaler Hyperwürfel ?
Hierbei habe ich laut gedacht: da ja ein 3-dim.Hyperwürfel 8 Ecken hat, muß der n-dim. Würfel entsprechend 2^n Ecken haben. Was auch richtig ist, leider sollte ich dann mittels Induktion auch noch zeigen, daß das so ist.

Die Prüfung lief in einem sehr ruhigen Rahmen ab und ging mehr in die Richtung eines Gesprächs über die einzelnen Themengebiete. Meiner Meinung nach kommt es im wesentlichen auf eine Darstellung der Zusammenhänge an, die auch über die eigentliche Fragestellung hinausgehen können. Je mehr man zu einem Thema aus freien Stücken erzählen kann und somit zeigt, das man den Stoff verstanden hat, umso besser.
Als Prüfer kann ich Prof. Keller nur empfehlen.

Prüfung: Vordiplom Technische Informatik (Kurse 1704 und 1705)
Prüfer: Prof. Keller
Datum: 24.1.2000
Note: 1.0

Welche Bestandteile hat ein MikroProzessor (MP) ?

- Steuerwerk, Rechenwerk, Adreßwerk, Registersatz, internes Bussystem, Schnittstelle zum Systembus

Was hängt alles am Systembus ?

- MP, Speicher, Controller, Peripherie ...

Wenn Daten von der Peripherie geholt werden (z.B. Festplatte), muß der MP dann nicht lange darauf warten?

- Zum einen arbeitet der MP weiter, während die Festplatte arbeitet und wird erst unterbrochen (Interrupt), wenn die Platte die Daten gefunden und gelesen hat.
- Zweitens wird der MP durch einen DMA-Controller entlastet

Bestandteile eines DMA-Kontrollers?

- Adreßwerk, Steuerwerk, Puffer

Wenn der MP Daten aus dem Speicher liest. Muß er da lange warten?

- Kaum, wenn man einen Cache verwendet.
- Beschreibung eines Caches: Lesen (Hit oder kein Hit => Einlagern), Schreiben (kein Hit oder Hit => Write Through oder Write Back)

Muß der DMA-Kontroller den Cache berücksichtigen?

- Ja, bzw. der Cache beantwortet Anfragen vom MP ebenso wie vom DMA-Controller. (Prof. Keller erklärt, daß der Cache selbst am Adreßbus nach solchen Anfragen „ lauscht“ , vermittels eines „ snoopers“ (=Schnüffler))

Welche Ebenen der Rechnerarchitektur kennen Sie ?

- Schaltgatter-, Register- und Prozessorebene
- Aufzählen der wichtigsten Komponenten jeder Ebene und ihrer Aufgaben

Wie kann man einen neu entworfenen Rechner auf Korrektheit testen?

- Entweder bauen und testen (Prof. Keller: Das ist zu teuer!) oder Simulatoren schreiben.

Wie (auf welcher Ebene) kann man das Zeitverhalten messen ?

- Auf der Registerebene hat man die Zeiteinheit „ Takte“ . Man kann den Prozessor z.B. bestimmte Aufgaben (Rechnungen) ausführen lassen und die Takte messen, die benötigt werden (auch mit Simulator möglich). Um eine Aussage zum echten Zeitverhalten zu bekommen, muß man allerdings auf die Gatterebene gehen und die Dauer eines Taktes (in ns...) messen.

Multiprozessor-Rechner: Was ist ein Hyperwürfel (siehe 1704, KE7) ?

- Ich habe eine allgemeine Definition gegeben (n-dimensionaler Vektorraum, Koordinaten 0 oder 1, damit 2 hoch n Punkte = die Ecken des Hyperwürfels usw.)
- Anwendung bei den Schaltnetzen: Eine Spalte von Schaltern im Schaltnetz kann das Bit der jeweiligen Stelle invertieren, was dem Wandern von einer Ecke des Hyperwürfels auf die andere entspricht....

Ist die Stellung der Schalter eindeutig?

- Es muß für einen bestimmten Weg immer nur ein Schalter jeder Spalte richtig geschaltet sein. Die Stellung der anderen Schalter ist egal.
- Für die jeweils „ betroffenen Zeilen“ ist die Stellung der Schalter aber dann eindeutig (und damit ist auch der Weg durchs Schaltnetz eindeutig).

Erklärung: Auch wenn die Wege im Hyperwürfel nicht eindeutig sind, z.B. von (000) nach (111) :
1. Weg: (000) → (010) → (011) → (111)
2. Weg: (000) → (001) → (011) → (111)
3. Weg: (000) → (100) → (101) → (111) usw. (insgesamt 3! = 6 Möglichkeiten)

Im Schaltnetz gibt es aber eine eindeutige Reihenfolge für das Wandern in den Dimensionen (z.B. zuerst x1-Schalter, dann x2-Schalter, dann x3-Schalter. Damit im Beispiel hier nur Weg Nr. 2 möglich.)

Resümee:
Hr. Prof. Keller ist ein sehr netter Mensch, die Prüfung läuft sehr locker ab. (Würde mich mal interessieren wie alt er ist, er schaut wirklich ziemlich jung aus, auf der Straße würde man ihn wohl nicht für einen Prof. halten.)
Zum Lernen würde ich empfehlen, den Kurs 1705 stärker zu gewichten als 1704 (mit Ausnahme der Hyperwürfel). Ich habe erst lange nur 1704 gelernt, weil in einem Protokoll stand, daß der Kurs wichtiger wäre als der 1705er, das ist aber Quatsch (das war wohl beim Vorgänger Prof. Schneeweiß so...)
Außerdem kann man sich viel Zeit sparen, wenn man sich frühzeitig an die Prüfungsprotokolle hält.
Über meine Note hab ich mich natürlich riesig gefreut. Ausschlaggebend war wohl der letzte Punkt, der Hr. Prof. Keller wohl ziemlich überzeugt hat.

Gedächtnisprotokoll der Vordiplomprüfung in technischer Informatik

Prüfer: Prof. Dr. Keller
Datum: Dezember 1999
Note: 2.0

1. Beschreibung der Komponenten eines Mikroprozessors
   (vgl. Kurstext)
2. Aufgaben eines Steuerwerks
   (vgl. Kurstext)
3. Beschreibung der zwei Arten von Steuerwerken (festverdrahtet/mikroprogrammierbar, vgl. Kurstext)
4. Hauptunterschiede zwischen Signalprozessoren und Mikrocontrollern zu Mikroprozessoren:
   Signalprozessoren besitzen i.a. mehr ALUs als Mikroprozessoren
   Mikrocontroller besitzen ein ausgeprägtes Interrupthandling
5. Beschreibung des Aufbau des Arbeitsspeichers (RAM/ROM, vgl. Kurstext)
6. Arten von RAM und ihre Kennzeichen (SRAM/DRAM, vgl. Kurstext)
7. Wie merkt man sich Daten, die abgespeichert werden sollen (Speicherung nicht auf Festplatte o.ä.)?
   EEPROM oder RAM mit Batterie
8. Beschreibung der drei Ebenen beim Rechnerentwurf (vgl. Kurstext)
9. Was macht man beim Entwurf, wenn man keinen Prototypen bauen möchte?
   Simulation am PC
10 Hyperwürfel

Gesamteindruck:

Die Prüfung verlief ruhig und fair. Allerdings darf man sich nicht darauf verlassen, daß ausschließlich Themen angesprochen werden, die wortwörtlich im Kurstext stehen (vgl Fragen 4., 7. und 9., die ich nur z.T. beantworten konnte).

Vordiplomprüfung Technische Informatik
Prüfer: Prof. Dr. Keller
Datum: November 99
Dauer: 25 min

- Aus welchen Komponenten besteht ein Mikroprozesser?
  Steuerwerk, Operationswerk, Adresswerk, Registersatz, Systembusschnittstelle

- Aufgaben des Steuerwerks
  Maschinenbefehle laden, im Befehlsregister zwischenpeichen, im Befehlsdecodierer decodieren. Für den ordnungsgemäßen Ablauf des Mikroprogramms, dessen Startadresse vom Decodierer ermittelt wird, sorgen.
- Das gilt aber nur für mikroprogrammierte Steuerwerke. Welche andere Art von Steuerwerk gibt es?
  Festverdrahtete Steuerwerke
- Wo verwendet man festverdrahtete Steuerwerke?
  In RISC-Architektur. Vorteil: höhere Geschwindigkeit, das gilt aber nicht für sehr komplexe Befehle.

- Aufgaben des Operationswerks
  Nach Vorgabe des Steuerwerks Rechnungen ausführen. Hauptbestandteil ist ALU. Die Operanden werden der ALU über Hilfsregister zur Verfügung gestellt. Eines der Hilfsregister wird Akkumulator genannt, da das Ergebnis der Berechnung in dieses Register zurückgeschrieben wird. Zwischen der ALU und dem Akkumulator gibt es ein weiteres Register, damit der Operand stabil am Akkumulator anliegt, bevor das Ergebnis zurückgeschrieben wird.

- Zahlenformate
  Integer: mit/ohne Vorzeichen -Vorzeichenbit und Betrag oder Zweierkomplement
  BCD packed oder unpacked
  Festkommadarstellung
  Floating Point: Die Zahl wird dargestellt als Mantisse und Exponent bzw. Charakteristik
  Zahl = Mantisse * 2 ^ Exponent (bzw. Charakteristik - Exponent)
- Warum benötigt man dann noch das Integerformat?
  Berechnungen mit Integerzahlen sind schneller.
- Wenn man einen gleichschnellen Berechnungsalgorithmus für Gleitkommazahlen hat, gibt es dann noch einen weiteren Grund für die Integerformate?
  Nach Hilfestellung: Rundungsfehler

- Aus welchen Bausteinen wird heutzutage Hauptspeicher aufgebaut?
  DRAM. Besteht aus Kondensatoren, Problem der Leckströme, daher Refresh. Beim Lesen Zerstörung der Information, erneutes Zurückschreiben des Wertes erforderlich.
- Welche anderen Halbleiterbausteine gibt es noch?
  SRAM. Besteht aus Flip-Flops. Diese behalten ihre Information, bis eine neue geschrieben wird.
- Wann sonst noch geht der Wert verloren?
  Wenn die Stromzufuhr beendet wird.
- Gibt es noch weitere Speichermedien?
  Festplatten
- Dabei handelt es sich aber nicht um Halbleiterbausteine. Welche weiteren kennen Sie?
  ROM, PROM, EPROM

- Warum baut man nicht den Hauptspeicher aus SRAM-Bausteinen?

DRAM kostengünstiger, benötigt weniger Platz und hat eine geringere Leistungsaufnahme und dadurch eine geringere Wärmeentwicklung.

- Der Hauptspeicher ist viel langsamer als die CPU. Muß die CPU ständig auf den Hauptspeicher warten?
  Nein. Zwischen Hauptspeicher und CPU wird ein Cache aus SRAM-Bausteinen geschaltet. Ziel ist es, möglichst mit dem Cache und nicht mehr mit dem Hauptspeicher zu arbeiten. Beim Lesen wird zuerst im Cache nachgeschaut, ob die Speicherzelle dort bereits abgelegt ist. Wenn nicht (miss), wird nicht nur die gewünschte Speicherzelle, sondern ein ganzer Block dort abgelegt.
- Warum kann man davon ausgehen, daß der nächste gesuchte Wert schon im Cache steht?
  Lokalitätseigenschaft von Programmen. Beispiel Programmschleife
- Welche Arten von Cache gibt es?
  Voll-assozaitiver Cache. Besteht aus Adressspeicher und Datenspeicher. Beim Lesen des Cache vergleicht der Komparator in möglichst einem Taktzyklus alle Einträge im Adressspeicher mit der angelegten Adresse. Daher komplizierte Logik für den parallelen Vergleich nötig. Daher nur für kleine Caches geeignet.
- Was sind die Vorteile eines voll-assoziativen Cache?
  Ein neuer Block kann an beliebiger Stelle im Cache geschrieben werden. Hilfestellung: Dadurch bessere Verdrängungsstrategien möglich.
- Zwei restliche Arten von Caches nur noch aufzählen.
  Direct mapped Cache, n-way set associative cache

- Was ist ein Interrupt?
  Unterbrechungsanforderung einer Komponente, die an den Prozessor gestellt werden kann.
- Welche Komponente käme da als Beispiel in Frage?
  Diskettenlaufwerk
- Wenn mehrere Interrupts von verschiedenen Komponenten kommen, wie wählt die CPU dann den Interrupt aus?
  Polling-Verfahren: bei gleichzeitig auftretenden Interrupts, Lesen der Statusregister der Komponenten der Reihe nach, höchste Priorität hat erste Komponente in der Reihenfolge
  Interrupt-Controller: Bestimmt selbständig Interrupt mit höchster Priorität, gibt Interrupt-Vektor-Nummer bekannt.
- Wie kann verhindert werden, daß Komponente mit niedrigerer Priorität nie an die Reihe kommt?
  Polling-Verfahren: Nach Abarbeitung der Interrupt-Routine beginnt die Suche nicht wieder bei der ersten Komponente, sondern bei der nächsten Komponente.

- Was ist ein Hyperwürfel
  Ein Gebilde aus Ecken und Kanten, ein Graph. Wird zur Konstruktion von Multiprozessoren verwandt.
- Wieviele Knoten hat ein Hyperwürfel?
  Ein n-dimensionaler Hyperwürfel hat 2^n Knoten.
- Was stellen in diesem Gebilde die Prozessoren und Speicher dar?
  Die Ecken.
- Wann genau gibt es eine Kante zwischen zwei Ecken?
  Die Knoten werden binär durchnumeriert. Es gibt eine Kante, wenn die zwei Binärnummern sich in genau einer Binärstelle unterscheiden.
- Wie kann man den genauen Weg von einem Knoten zum nächsten festlegen?
  Binärnummern antivalent verknüpfen. Für jede Ebene ist dann festgelegt, ob gerade oder überkreuz durchgeschaltet wird.

Prüfung: C 1815 Vordiplom Technische Informatik

Prüfer: Prof.Keller

Datum: 24.9.99

Dauer: 25 min

Note: 1,7

Aufbau eines Mikroprozessors - Kurs 1705

1. Welche Bestandteile hat ein Mikroprozessor?
2. Erklären Sie das Steuerwerk.
3. Wie sieht ein Mikroprogramm aus?
4. Welche Arten von Steuerwerken kennen Sie?
5. Wann nimmt man welche Art von Steuerwerk, d.h. wann besser MPStW , wann besser festverdrahtet?
6. Was macht das Adreßwerk?
7. Warum braucht man ein extra-Adreßwerk, die Adreßberechnung könnte doch das Rechenwerk mit erledigen?
8. Wie werden die Zahlen im Rechner dargestellt?
9. Warum sind neben der Gleitkommadarstellung die Integer-Formate überhaupt noch erforderlich?
10. Wir haben einerseits einen schnellen Mikroprozessor und andererseits einen langsamen Arbeitsspeicher. Wird der Mikroprozessor dadurch nicht ausgebremst?

Rechner-Architektur - Kurs 1704

1. Welche Entwurfsebenen kennen Sie?
2. Mit welcher Entwurfsebene würden Sie beim Entwurf eines Rechners beginnen?
3. Welche Rolle spielt die Zeit in der Registerebene?

Multiprozessor-Strukturen - Kurs 1704

1. Definieren Sie Hyperwürfelnetzwerke!
2. Woher weiß man, wann eine Verbindung geschalten ist?
3. Wie kommt man zum Nachbarn? (Bit i in xi-Ebene negieren)
4. Wie sieht ein 5-dimensionaler Hypoerwürfel aus?

Ich war ziemlich aufgeregt und habe - in der Angst, vielleicht ein wichtiges Detail nicht zu erwähnen - bei meinen Antworten etwas weit ausgeholt. Womit ich möglicherweise die eine oder andere Frage des Prüfers vorwegnahm. Ansonsten ist Prof. Keller ein angenehmer Prüfer und somit uneingeschränkt weiter zu empfehlen. Wer hoch pokert, braucht nur das zu lernen, was in den bisherigen Protokollen steht. Die Fragen variieren nur wenig.

Prüfungsprotokoll

Vordiplom Techn. Informatik

Kurse 1704 und 1705

Prof. Keller

6.9.99 Dauer 15min

Note 1.3

Woraus besteht ein Microprozessor?

Was ist ein Cache?

Wie sorgt ein Cache dafür, dass der nächste Speicherzugriff möglichst auch ein Treffer wird?

3 Typen von Caches? (voll assoziativ, set associative,direkt mapped)

Was macht man, wenn der Cache voll ist?

Welche Verdrängungsstrategien gibt es? (least recently used, least requently used, random, fifo)

Nun gibt es ja 2 Funktionsweisen, write through und write back. Wie funktionieren die?

Was ist ein DMA-Controller. Wie funktioniert er?

Der DMA-Controller möchte Daten übertragen. Was muss er in Bezug auf den Cache beachten?

Wie kann ein Peripheriegerät mitteilen, dass es etwas vom Prozessor möchte?

Was ist ein Interrupt?

Was passiert, nachdem ein Interrupt ausgelöst wurde? (Fall 1 zur Zeit ist kein anderer Intr aktiv - Fall 2 kurz vorher wurde bereits ein anderer Intr ausgelöst)

Angenommen, gerade wurde ein Intr ausgelöst und wird bearbeitet. Wann frühestens kann ein kurz darauf ausgelöster Intr höherer Priorität bearbeitet werden?

Was passiert bei einem NMI?

Warum kann (muss) man bei einem NMI auf das Sichern der Register verzichten?

Welcher Intr. hat die hoechste Priorität? (Reset)

Nun noch zur Rechnerarchitektur

Welche 3 Betrachtungsebenen gibt es.

Wenn man nun die Performance messen möchte, was kann man auf der Gatterebene messen? (Gatterlaufzeiten in z.B. ns)

Welche Infomation verliert man, wenn man auf die Register(-transfer)ebene geht? (verliere die Information über Gatterlaufzeiten, messe jetzt in der Einheit 'Takte'.)

Fazit: Prof. Keller fragt sehr präzise, ich wusste immer sofort, worauf er hinauswollte. Dabei reitet er nicht auf einer Sache herum, bis das Stichwort fällt (Der Name "direct mapped cache" lag mir z.B. auf der Zunge, kam aber nicht drüber. Also habe ich die Funktionsweise umschreiben. Das war auch OK). Die Fragen sind so angelegt, dass er sieht, ob man die Zusammenhänge verstanden hat.

Prüfung : Vordiplom Teschnische Informatik

Prüfer : Prof. Keller

Datum der Prüfung : 29.06.1999

Note : 1.3

Fragen :

- *Wie werden ganze Zahlen und wie werden reelle Zahlen darstellt ?*

  Ganze Zahlen im Zweierkomplement und reelle Zahlen im **IEEE 754-Standard**

- *Wie sieht der Wertebereich aus ?*

  Ganze Zahlen bis 2 hoch 31 –1, Floatingpoint bis ca. 2 hoch 127.

- *Mit den FloatingPointZahlen kann man also einen größeren Wertebereich abdecken ? Wozu braucht man denn dann noch eine separate Darstellung für die ganzen Zahlen ?*

  Weil die Floatingpointzahlen die ganzen Zahlen nur bis “2 hoch 23" darstellen (wegen der Mantisse), d.h. man kann z.B. als Schleifenindex nur bis zu “2 hoch 23” anstatt “2 hoch 31 – 1" zählen. Und außerdem braucht man für spezielle Operationen (wie z.B. Rotieren und Shiften) ganze Zahlen.

- *Was gehört alles zu einem Mikroprozessor ?*

  Steuerwerk, Operationswerk, Registersatz, Adreßwerk, Systembusschnittstelle

- *Was macht das Adreßwerk ?*

  Bildet nach den Vorgaben des Steuerwerkes aus den Inhalten bestimmter Speicherzellen und Register die Adresse eines Operanden.

- *Wozu braucht man denn ein eigenständiges Adreßwerk ? Man hat doch eine ALU zum Rechnen.*

  Das Adreßwerk wurde ausgelagert, weil man so z.B. Pipelining anwenden kann (opcode prefetching) + Verwaltung eines virtuellen Speichers.

- *Man hat auf der einen Seite den sehr schnellen Mikroprozessor und auf der anderen Seite den langsamen Arbeitsspeicher. Wird dadurch der Mikroprozessor nicht ausgebremst ?*

  Beim Einsatzes eines Caches nicht.

- *Was ist ein Cache ?*

  Kleiner, sehr schneller Speicher aus statischen Schreib/Lese-Bausteinen, der zwischen Arbeitsspeicher und Mikroprozessor geschaltet wird und auf den µP ohne Wartezyklen zugreifen kann. Dann erklärte ich Auslagerungsstrategien (LRU, FIFO) und was man gegen das Problem der Dateninkonsistenz macht (write-through oder write back).

- *Wenn man den Rechner startet, befindet sich* ja *noch nichts im Cache. D.h. man hat* andauernd *einen Miss, oder ? Was bringt der Cache denn* also ?

  Daten werden immer blockweise eingelagert, so daß es nach dem Lokalitätsprinzip sehr wahrscheinlich ist, daß sich die nächste Speicheranforderung schon im Cache befindet.

- *Nun zum Arbeitsspeicher. Woraus besteht er ?*

  RAM und ROM

- *Was ist RAM ?*

  Random-access-memory. (wahlfreier oder direkter Zugriff). Flüchtiger Speicher.

- *Welche Sorten von RAM gibt es ?*

  SRAM (statisches RAM) und DRAM (dynamisches RAM). SRAM-Zellen bestehen aus Flipflops, die eine Information so lange halten, bis sie durch einen neuen Speichervorgang verändert werden. DRAM-Zellen enthalten Kondensatoren. Beim Lesen wird die Information zerstört, so daß sie anschließend wieder neu gespeichert werden müssen (Außerdem Problem von Leckströmen).

- *Welches von beiden ist schneller ? SRAM oder DRA M ?*

  SRAM

- *Und welches wird heutzutage genommen ?*

  DRAM

- *Warum denn, wenn SRAM doch schneller ist ?*

  Geringere Wärmeentwicklung und Kosten.

- *Welche Entwurfebenen von Rechnersystemen unterscheidet man ?*

  Schaltgatter-, Register- und Prozessorebene (und erläutern)

- *Welche Information verliert man, wenn man von der Gatterebene in die Registerebene wechselt ? Was bleibt gleich ?*

Ich kann Herrn Prof. Keller nur als Prüfer empfehlen. Sicherlich gibt es erst sehr wenige Prüfungsprotokolle, an denen man sich orientieren kann, aber einerseits hat er eine nette Art weiterzuhelfen und andererseits fragt er nichts aus der Luft Gegriffenes. Seine Fragen sind so gestellt, daß er merkt, ob jemand das nur auswendig gelernt hat oder ob er es auch verstanden hat. Hauptsächlich geht es um die Kernthemen der Kurse. In einem anderen Prüfungsprotokoll von ihm steht, daß er für ihn Parallelverarbeitung (insbes. Pipeling und Hyperwürfel) wichtig ist. Obwohl das Thema in meiner Prüfung nur gestreift wurde, denke ich, daß die Tatsache, daß sich Herr

Prof. Keller in seiner Forschung u.a. mit Parallelverarbeitung auseinander setzt, ausreichen müßte, dieses Kapitel nicht zu vernachlässigen.

Sascha Hossdorf

Gedächtnisprotokoll Vordiplomprüfung Technische Informatik:

Inhalt: 1704,
Datum: 02.06.99
Prüfer: Prof. Dr. Keller
1705 Note : 2,0

- Aufzählen der Komponenten eines Mikroprozessors
- Wie kann die "Wartezeit bei Zugriffen auf den Hauptspeicher minimiert werden ?
- Beschreibung der Verfahrensweise bei verschränkten Speicherbänken
- Welche Arten von Steuerwerken gibt es ?
- Datentypen
- Wertebereich einer 32-bit Integer Zahl in Zweierkomplementdarstellung
- Was ist ein Hyperwürfel?

Vordiplomsprüfung: Technische Informatik
Datum: **10.10.97**
Prüfer: **Herr Prof. Dr. Keller**
Dauer: **25 min**
Note: **1,7**

Teil 1: Komponenten eines Mikroprozessors

Steuerwerk
Rechenwerk
Registersatz
int. Bussystem
Adreßwerk
Systembusschnittstelle

Funktion des Rechenwerks genauer erläutern

arithmetical and logical unit

Aufbau Rechenwerk

ALU
Hilfsregister
Statusregister

Statusregister genauer erläutern

Enthält **versch. Flags**, die logisch als Registereinheit zu verstehen sind
z.B. Carry Flag, Übertragsflag, . . .

Rechenwerk rechnet, welche Zahlendarstellungen gibt es

Binärzahlen
BCD
Gleitkomma, IEEE 754

Warum BCD?

Für kaufm. Anwendungen

Warum Gleitkomma
spart Platz

Umrechnung Binärzahl mit 70 Bit in Gleitkomma, was ist zu beachten?

Rundungsfehler

Steuerwerk, welche zwei Sorten gibt es

mikroprogrammiert **<->** festverdrahtet

Unterschied?

Festverdrahtet: Opcode spricht Steuerleitungen direkt an (RISC)
schneller
Mikroprogrammiert: Mikroprogramme aufsplitten in Mikrooperationen (CISC)
braucht Platz auf dem Prozessor, deswegen limitiert

Was geschieht mit dem Opcode, d.h. wie wird das erste Mikroprogramm angestoßen?

Diese Frage konnte ich nur unzureichend beantworten und an die genaue Korrektur von Herrn Keller kann ich mich leider auch nicht mehr erinnern.

Wenn Sie heute einen Prozessor entwickeln müßten, was würden Sie wählen, RISC oder CISC

Kombination davon

Welche Befehle in diesem Falle festverdrahtet?
Die, die häufig benutzt werden.

Teil 2: Speicher

Welche verschiedenen gibt es?

Festwertspeicher **<->** Schreib-/Lese-Speicher

Weitere Unterscheidungen:

ROM/PROM **<->** Dynamisch (DRAM) **<->** SRAM
DRAM: meistverwendet bei "normalen" Speichern, Kondensatoren,
SRAM: schneller, nur bei schnellen Zwischenspeichern verwendet, FlipFlops.

Wer verbraucht mehr Energie, SRAM oder DRAM.

SRAM.

Entwurfstechniken. Welche Ebenen gibt es?

Schaltgatterebene
Registerebene
Prozessorebene

Sie haben einen neuen Prozessor entwickelt und wollen sein Zeitverhalten testen; auf welcher der drei Ebenen müssen Sie das tun?

Auf der Registerebene; nur dort kann man die Geschwindigkeit eindeutig messen, da man weiß, wie lange Operationen durch bestimmte Register brauchen.

Kommentar:

Die Prüfung bei Herrn Prof. Keller war sehr angenehm. Sie war eher ein lockeres Gespräch denn eine Prüfung, in der ich meine Nervosität nach 5 min einigermaßen abgelegt hatte.

Herr Keller hilft, wenn man nicht mehr weiter weiß, erzählt auch viel selbst, wenn er eine Erklärung wünscht, die nicht im Script steht und auf die man auch nicht alleine kommt.

Von Herrn Keller liegen ja noch nicht allzu viele Prüfungsprotokolle vor und wir wußten bei der Vorbereitung auch nicht so recht, wie wir vorgehen sollten. Wir haben uns dann einfach themenweise

daranbegeben, also beispielsweise aus den Kursen 1704 und 1705 alles herausgesucht, was mit dem Thema Speicher zu tun hat. Die Anhänge haben wir nur flüchtig gelesen. Nach der Prüfung erschien uns das auch als zweckmäßig.

Wir mußten keine Schaltungen zeichnen. Wir hatten auch kein Papier vor uns liegen, auf dem wir Darstellung hätten malen können oder müssen.

Mein „Mitlerner“ und ich waren jedenfalls mit der Prüfung bei Herrn Prof. Keller sehr zufrieden und können ihn auch guten Gewissens weiterempfehlen.

Protokoll Vordiplomprüfung Technische Informatik

Datum: 10.10.1997
Prüfer: Prof. Dr. Keller
Kurs: **1704:** Einführung in die Rechnerarchitektur
1705: Mikrorechnertechnik

- *Aus welchen Einzelkomponenten besteht ein Mikroprozessor?*
  Steuerwerk, Operationswerk, Adreßwerk, Registersatz, Systembusschnittstelle

- *Erläutern Sie zwei unterschiedliche Realisierungen des Steuerwerks!*
  mikroprogrammierte Steuerung ⇔ festverdrahtete Steuerungen

- *Warum gibt es diese zwei Ansätze auch heute noch? Ware es nicht günstiger, sich für einen von beiden zu entscheiden?*
  ⇒ mikroprogrammierte Steuerungen: kostengünstiger in Herstellung, Austausch von Mikroprogrammen leicht realisierbar
  ⇒ festverdrahtete Steuerungen: schneller
  zusätzliche Erläuterung des Prüfers: auch festverdrahtete Steuerungen sind bei besonders komplexen Maschinenbefehlen relativ langsam, so daß hier kaum ein Unterschied zu mikroprogrammierten Steuerungen besteht

- *Wenn Sie Prozessorhersteller wären und wollten einen Prozessor bauen, der sowohl einen Mikroprogrammspeicher besitzt* als *auch eine festverdrahtete Steuerung, welche Befehle würden sie dann festverdrahtet implementieren?*
  möglichst einfache Maschinenbefehle festverdrahtet (da bei komplexeren der Geschwindigkeitsvorteil zur Mikroprogrammierung verlorengeht, s.o.)
  zusätzliche Erläuterung des Prüfers: Das ist nur ein Kriterium. Man würde natürlich auch die Befehle festverdrahten, die besonders häufig benutzt werden.

- Das *Operationswerk führt insbesondere arithmetische Operationen durch. Wie erfolgt denn die Zahlendarstellung im Rechner?*
  Dualzahlsystem ⇒ integer Zahlen ⇒ 2 Darstellungsmöglichkeiten für negative Zahlen: nach Betrag und Vorzeichen o. im Zweierkomplement ⇒ Festkommadarstellung ⇒ Gleitkommadarstellung ⇒ Standard 754 IEEE

- *Wie groß ist die größte positive Zahl im 32bit-IEEE-Format?*
  2^{128}

- *Nun zu einem ganz anderen Thema: Was ist ein Cache?*
  schneller Zwischenspeicher zwischen CPU und Arbeitsspeicher, meist SRAM-Bausteine, daher kürzere Zugriffszeiten als beim aus DRAM-Bausteinen bestehenden Arbeitsspeicher. Ziel ist es daher, die gerade aktuell erforderlichen Daten (Befehle, Operanden) aus dem Cache zu lesen. Erläutern von Lese- und Schreibzugriffen (write through, write back-Verfahren).

- *Wenn ein Programm startet, ist der Cache ja zunächst leer. Wie kommen denn die aktuell erforderlichen Daten in den Cache?*
  Lokalitätseigenschaft typischer Programme: Häufig werden gleiche Adressen in Schleifen oder Sprüngen immer wieder selektiert, so daß sie sich beim wiederholten Aufruf im Cache befinden.

- *Wenn ein Wort eines zusammenhängenden Datenbereichs im Arbeitsspeicher selektiert wird, wieso ist beim Zugriff auf das Folgewort dieses im Regelfall bereits im Cache?*
  Es wird meistens nicht nur ein einzelnes Wort im Datenbereich des Cache gespeichert, sondern eine größere Umgebung des Worts, so daß Folgewörter mit dem Lesen des 1. Wortes bereits in den Cache geladen werden.

- *Wie nennt man denn diesen Datenblock, der im Cache gespeichert wird?*
  cache line

⇒ Kurs 1704 (Rechnerarchitektur) wird stärker gewichtet als Kurs 1705 (Mikrorechnertechnik) (O-Ton Schneeweiß: es reicht, den Kurs Mikrorechnertechnik noch einmal zu überfliegen. Manchmal frage ich den Prüffing nach den Komponenten eines Mikroprozessors (KE 1, S. 20). Der Rest dieses Kurses steht ja in groben Zügen auch im Kurs Rechnerarchitektur.

⇒ Die Kurseinheit 7 von Kurs 1704 ist wichtig.

⇒ Die Anhänge sollten Sie auch gut vorbereiten, ich habe den Kurs a sozusagen in zwei Teile aufgegliedert. Der Rest liest sich ja mehr wie ein Bilderbuch (!).

Zwischenfrage von mir: Wie intensiv muß ich die Anhänge denn können, inwieweit muß ich die Warteschlangentheorie beherrschen?

Prof. Schneeweiß: Ja, ich hatte schon öfter den Fall, daß ein Prüfling den Kurs Wahrscheinlichkeitsrechnung nicht belegt hatte. Wenn Sie dieses Thema auch nicht hatten, dann wäre es ja Unsinn, wenn Sie das auswendig lernten. Das müssen Sie nicht so detailliert wissen. Erinnern Sie mich in der Prüfung daran, daß Sie keine Wahrscheinlichkeitsrechnung hatten. Aber die übrigen Anhänge, die erwarte ich!

Ich behaupte mal, wer die Anhänge kann und die Parallelverarbeitung von KE 7, der hat die Prüfung schon fast in der Tasche.

VIEL GLÜCK!

Und bitte denkt daran, daß Ihr denen, die nach Euch kommen, auch ein Protokoll schreibt. Soviel Solidarität muß sein!!

Gedächtnisprotokoll Diplomvorprüfung Technische Informatik

Kurse: 1704 und 1705
Damm: März 97
Prüfer: Prof. Keller
Note: 2.7
Prüfungsdauer: 25 Minuten

1. Gleitkomma- Arithmetik
   - Der IEEE 754 Standard
   - Wie wird aus einer Gleitkommazahl die reelle Zahl berechnet?
   - Wie werden Gleitkommazahlen multipliziert?
   - Vorteil einer 32Bit Gleitkommazahl im Vergleich zu einer 32 Bit Integer Zahl.

2. Die Komponenten eines Mikrorechners.
   - aufzählen
   - Beschreiben sie das Steuerwerk.
     - Wozu dienen die Befehlsregister?
     - Festverdrahtete und Mikroprogrammierte Befehle.
     - Wie kann ein Mikroprogramm aussehen?
     - Woraus besteht ein Mikrobefehl?

3. Hyperwürfelnetzwerke
   - beschreiben
   - Vorteile und Besonderheiten von Hyperwürfel.
   - Wie findet man den kürzesten Weg von einem Knoten zu einem anderen Knoten?
   - Wie viele Knoten hat ein n-dimensionaler Hyperwürfel?

Anmerkungen:

Ich durfte einer der ersten Prüfungskandidaten bei Prof. Keller gewesen sein. Eine etwas unangenehme Situation, weil man eigendlich nichts über den Professor weiß. Im Nachhinein kann ich sagen, daß alle Bedenken meinerseits diesbezüglich absolut ungerechtfertigt waren.
Professor Keller ist ein junger überaus freundlicher Mensch, der während der Prüfung auch mal so seine Witzchen macht. Er stellt einfache und klare Fragen und formuliert auch Fragen um. Die Prüfungsathmosphäre ist sehr locker. Ich hatte eigendlich nie das Gefühl, daß er sich auf Einzelheiten fixiert. Die vielleicht nicht so berühmte Note 2.7 kommt wohl daher, daß er mich bei den Hyperwürfeln voll am falschen Bein erwischt hat. Die Parallelverarbeitung scheint überhaupt ein Steckenpferd der technischen Informatiker zu sein.

Fazit:

Zusammenfassend kann ich Prof. Keller mit reinstem Gewissen jedem empfehlen.

Viel Glück!

Prüfungsprotokoll

Prüfung: Technische Informatik
Prüfer: Prof. Dr. Keller
Termin: März 1997

Prüfungsinhalt:

- *Zahldarstellung*
  32, 64, 80 bit, mit Vertiefung der 32 bit Darstellung
  Zusatzfrage: Der darstellbare Zahlbereich für ganze Zahlen ist sehr viel größer als für rationale Zahlen, wie erklärt sich dies?

- *Speicher*
  Ich sollte die verschiedenen Speicher aufzählen, wir haben anschließend den Cache-Speicher vertieft mit den verschiedenen Zugriffsstrategien

- *Wie ist ein Mikroprozessor aufgebaut?*
  Ich habe das Blockschaltbild mit den Hauptgruppen aufgemalt und mit einer kurzen Erläuterung versehen

- *Interrupts*
  Ich habe die verschiedenen Unterbrechungsmöglichkeiten aufgeführt, Zusatzfrage: wieso sendet der Diskettencontroller eine Unterbrechung? - langsamer Zugriff

Ich war ca. 20 Minuten vor der Prüfung anwesend und wurde sehr freundlich von Herrn Keller begrüßt. Die Atmosphäre war sehr freundlich. Herr Keller hilft bei kleinen Problemen ein wenig und gibt so die Möglichkeit, die Frage vollständig zu beantworten. Verständnisprobleme wurden so schnell beseitigt. Herr Keller ist in jedem Fall als Prüfer zu empfehlen.