Fernuniversität Hagen, Technische Informatik, PWTI

Kurs 1705 „Mikrorechner-Technik“

Lösungsvorschläge zur Nachklausur vom 18.03.2000

Zu Aufgabe 1:

Welche der folgenden Aussagen sind richtig ?

		ja	nein
b)	Die Begriffe **Speicherseite** und **Speicherbank** bedeuten dasselbe, werden also synonym gebraucht. *Speicherseite bezeichnet eine Zeile in der Speichermatrix eines Bausteins, Speicherbank hingegen einen weiteren Speicherbaustein (bzw. eine weitere Speichermatrix).*		X
c)	Beim **LRU-Verfahren** *(Least Recently Used)* kann u.U. auch das zuletzt eingelagerte Datum als erstes wieder verdrängt werden. *Dies geschieht z.B. dann, wenn auf das zuletzt eingelagerte Datum nicht mehr, auf alle anderen Daten im Cache jedoch wiederholt zugegriffen wird.*	X	
d)	Unter dem Begriff **DMA** *(Direct Memory Access)* versteht man den direkten Zugriff des Prozessors auf den Arbeitsspeicher ohne den Umweg über den Cache. *DMA bezeichnet den Transport von Daten vom/zum Arbeitsspeicher ohne Hilfe des Prozessors.*		
e)	Gleitpunktzahlen nach dem IEEE-754-Standard werden stets durch **Abschneiden** *(Truncation)* niederwertiger Bits gerundet. *Der Standard unterscheidet 4 verschiedene Rundungsmöglichkeiten, z. B. auch zur nächstgelegenen darstellbaren Zahl.*		
f)	Die maximalen **Zählzykluslängen** eines 16-bit-Timers sind im 2x8-bit- und 16-bit-Zählmodus gleich. *Die maximalen Zählzykluslängen ergeben sich in beiden Fällen für den Anfangswert $FFFF. Beim 16-bit-Modus beträgt sie $FFFF+ 1 = 65536 Takte, beim 2x8-bit-Modus ($FF+ 1)*($FF+ 1) = 256*256 = 65536 Takte. Also sind beide Längen gleich.*	X	

Zu Aufgabe 2:

Nennen Sie für die im folgenden genannten Paare von Verfahren bzw. Begriffen jeweils wenigstens einen Vorteil und einen Nachteil:

a) Der **Multiplexbus** hat gegenüber dem nicht **gemultiplexten Bus** den
Vorteil: *weniger Leitungen und Anschlüsse zu benötigen*
Nachteil: *langsamer zu sein, da adressen und Daten nacheinander übertragen werden und dazwischen Umschaltzeiten eingefügt werden müssen.*

b) Das **Hardware Interlocking** einer Pipeline hat gegenüber einem **Bypass** den
Vorteil: *einer einfachen Steuerung und universellen Einsatzmöglichkeiten bei Pipeline-Hemmnissen.*
Nachteil: *einer zusätzlichen Verzögerung der Befehlsbearbeitung bei Pipeline-Hemmnissen*

c) Ein **vollassoziativer Cache** hat gegenüber einem **Direct-Mapped Cache** den
Vorteil: *daß Daten an beliebigen Stellen im Cache eingelagert werden können.*
Nachteil: *daß der Adreß-Komparator alle Tags gleichzeitig überprüfen muß und daher einen sehr komplexen Aufbau hat.*

d) Der Anschluß eines Druckers über die **V.24-Schnittstelle** hat gegenüber dem Anschluß über die **Centronics-Schnittstelle** den
Vorteil: *mit 3 • 5 Leitungen auszukommen und durch hohe Spannungspegel gegen Störungen unempfindlicher zu sein.*
Nachteil: *einen hohen Protokoll-Overhead (Start-Stopp-Bits) zu haben und durch serielle Übertragung langsamer zu sein.*

e) Die Verwaltung des Registersatzes in **überlappenden Registerbänken** hat gegenüber einem **homogenen Registersatz** den
Vorteil: *daß bei einem Unterprogramm-Sprung/Rücksprung Parameter ohne Extra-Transport übergeben werden können.*
Nachteil: *die Anzahl der Registerpro (Unter-)Programm beschränkt ist.*

Zu Aufgabe 3:

a) Initialisierung:

```
MOVQ    R2,(I2)     ; Übertragung des Vektors aus Fenster 2 nach R2
MOVQ    R1,(I1)     ; Übertragung des Vektors aus Fenster 1 nach R1
MOVQ    R0,(I0)     ; Übertragung des Maskenvektors nach RO
MOVQ    R3,R0       ; Kopie des Maskenvektors nach R3
```

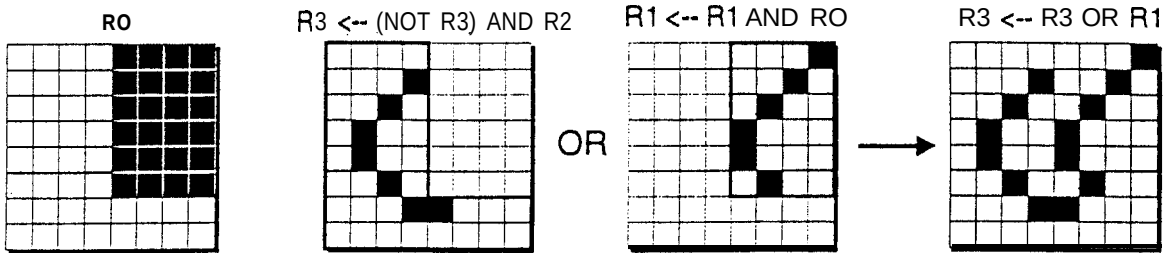
Berechnung:

```
PANDN   R3,R2       ; R3 ← (NOT R3) AND R2;   Maskenbytes = $00
PAND    R1,R0       ; R1 ← R1 AND RO;         Maskenbytes = $FF
POR     R3,R1       ; R3 ← R3 OR R1;          Überlagerung
```

Abspeichern:

```
MOVQ    (I3),R3     ; R3 → (13)
```

Darstellung des Ausgabebereichs:



b) Initialisierung:

```
MOVQ      R2,TO2      ; TO2 → R2
MOVQ      R1,TO1      ; TO1 → R1
MOVQ      R3,R2       ; Kopie von R2 nach R3
PCMPGTB   R3,R1       ; Vergleichsergebnis T02 > TO1 → R3
```

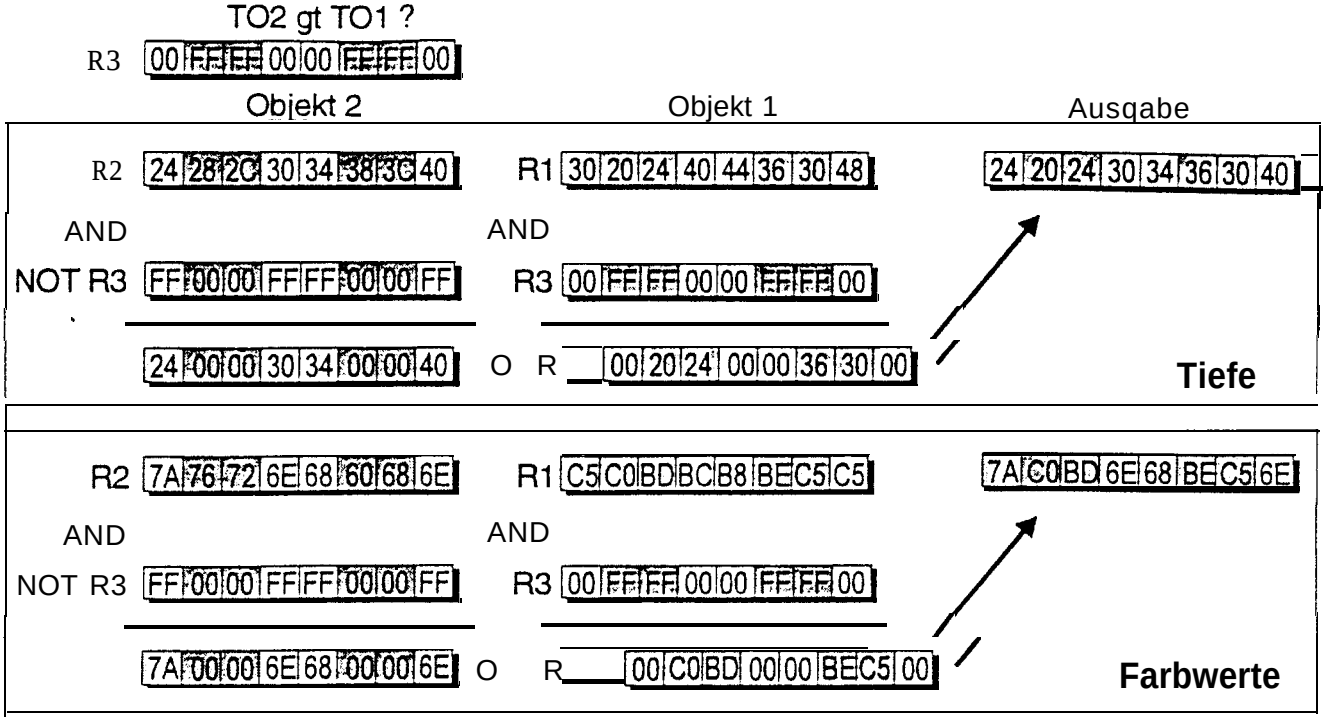
Ermittlung der kleineren Tiefenwerte:

```
MOVQ      R4,R3       ; Kopie von R3 nach R4
PANDN     R4,R1       ; (NOT R4) AND R1 → R4, Minima in TO1
MOVQ      R5,R3       ; Kopie von R3 nach R5
PAND      R5,R2       ; R5 AND R2 → R5, Minima in T02
POR       R5,R4       ; R5 OR R4 → R5, Vektor der Minima
MOVQ      TA,R5       ; R5 → TA, Abspeichern
```

Ermittlung der zugehörigen Farbwerte:

```
MOVQ      R2,FO2      ; F02 → R2
MOVQ      R1,FO1      ; FO1 → R1
MOVQ      R4,R3       ; Kopie von R3 nach R4
PANDN     R4,R1       ; Farbwerte mit min. Tiefe in TO1
MOVQ      R5,R3       ,
PAND      R5,R2       ; Farbwerte mit min. Tiefe in T02
POR       R5,R4       ; Vektor der Farbwerte mit min. Tiefe
MOVQ      FA,R5       ; Vektor nach FA
```

Eintrag der Ergebnisse:
(Für Ihre eigene Lösung reicht die Darstellung der Ausgabevektoren.)



Zu Aufgabe 4:

a)

- Nach Voraussetzung finden die meisten Zugriffe auf ganze Speicherwörter und zwischen konsekutiven Zugriffen dieser Art jeweils ein Bankwechsel statt. Daraus folgt, daß das niederwertige Bank-Auswahlsignal BS_0 mit dem Adreßsignal A_m belegt werden muß. Für die (binär-codierte) Selektion einer von $S=2^s$ Bänken werden insgesamt s Signale BS,.,,...., BS_0 benötigt. Die Organisation und die Seitenlänge der DRAMs gehen hier nicht in die Rechnung ein. Damit ergibt sich für die Wahl der Adreßsignale:

$$BS_{s-1}, \ldots, BS_0 = A_{i+s-1}, \ldots, A_i = A_{m+s-1}, \ldots, A_m.$$

- Es sind: m=3, s=2. Daraus folgt: $BS_1, BS_0 = A_4, A_3.$

b)

- Eine Seite der DRAMs enthält 2^{p-3} byte. Damit enthält jede Seite

$$2^{p-3} / 2^q = 2^{p-3-q}$$

Daten der Länge $n=2^q$ byte, auf die durch die gleiche Anzahl von konsekutiven Adressen zugegriffen werden kann. Beim vorausgesetzten wortweisen Zugriff auf die Speicherbänke werden mit jeder Adresse $M=2^m$ byte angewählt, so daß eine bestimmte Zeilenadresse in einer Speicherbank

$$2^{p-3-q} * 2^m = 2^{p-q+m-3}$$

Bytes selektiert. Diese werden durch die niedrigen (p-q+m-3) Adreßsignale $A_{p-q+m-4}, \ldots, A_0$ angesprochen. Damit ergibt sich für das erste Bankauswahlsignal:

$$BS_0 = A_{p-q+m-3}.$$

Insgesamt ergibt sich für die Auswahlsignale:

$$BS_{s-1}, \ldots, BS_0 = A_{i+s-1}, \ldots, A_i = A_{p-q+m+s-4}, \ldots, A_{p-q+m-3}.$$

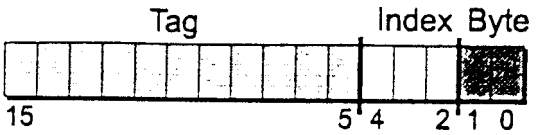
- Der Seitengröße 4096 bit entspricht p=12. Die DRAM-Datenbreite n = 16 bit = 2 byte führt zu q = 1, die Speicherbreite von M = 4 byte zu m = 2. Für S = 2 Speicherbänke erhält man s = 1. Nun haben wir alle Daten zusammen, um die Adreßleitungen zur Bankauswahl zu bestimmen:

$$BS_0 = A_{10}.$$

Da nur zwischen zwei Bänken umgeschaltet werden muß, wird nur dieses Adreßsignal zur Bankauswahl benötigt.

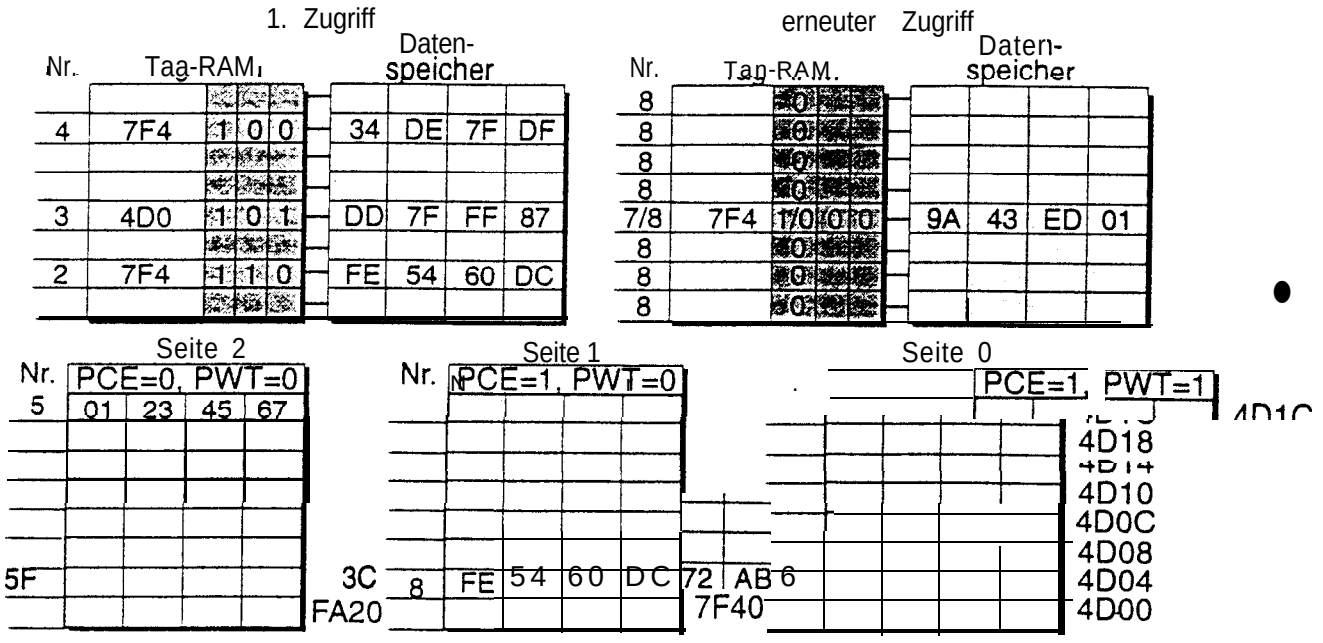
Zu Aufgabe 5:

a) Aufteilung einer Adresse in Tag, Index und Byteauswahl:



b) AS(n): Arbeitsspeicher, C(i): Cache-Eintrag i

Nr.	Befehl	Ri	Bemerkung
1	LD R0,$FA28	ECCCD53E	Datum nach RO, non *cacheable*
2	S T R1,$7F44	FE5460DC	R1→C (1), V=D=1, PWT=0, *Write-back*
3	L D R2,$4D0C	DD7FFF87	da V=0: AS(4D0C)→C (1)/R2, V=1, D=0, PWT=1
4	L D R3,$7F58	34DE7FDF	C(6)→AS(A658), AS(7F58)→C(6)/R3
5	ST R4,$FA3C	01234567	R4 nach AS(FA3C), ***non cacheable***
6	S T R5,$4D04	5F3C72AB	R5 nach AS(4D04), *Write-through, Write Miss*
7	L D R6,$7F4C	9A43ED01	AS(7F4C)→C(3)/R6, V=1, D=PWT=O
8	FLUSH		C(1)→AS(7F44), da V=D=1, PWT=O; alle V=0



Zu Aufgabe 6:

a) Das Steuerwort $36 = 0011 0110 definiert die folgenden Betriebszustände:

Bit 7: 0	*Interrupt disabled,*
Bit 6: 0	Ausgang OUT abgeschaltet,
Bits 5 - 3: 110	Impulsmessung mit Interrupt, falls Impulslänge < Zählzyklus,
Bit 2: 1	16-bit-Zählmodus,
Bit 1: 1	externer 1 -MHz-Zähltakt,
Bit 0: 0	1 :8-Frequenzteiler nicht aktiviert.

Der Timer mißt also die Länge des Impulses am Gate-Eingang. Der Zähler wird dazu durch die positive Flanke des Impulses mit dem Anfangswert $FFFF gestartet und mit der negativen Flanke gestoppt.

Die im Bild vorgegebene Impulslänge ist 16,384 ms = 16384 µs = $4000 µs und entspricht damit $4000 Periodendauern' des externen 1 -MHz-Zähltaktes. Nach diesen Zähltakten steht der Zähler auf dem Wert $FFFF - $4000 = $BFFF.

b) Der Prozessor ,,rechnet“:

Anfangswert - Endwert = $FFFF - $BFFF = $4000 Periodendauern

= 16384 µs

c) Es muß das Steuerwort $6E eingetragen werden:

Bit 7: 0	*Interrupt disabled,*
Bit 6: 1	Ausgang OUT eingeschaltet,
Bits 5 - 3: 101	Strobe-Modus mit Software-Triggerung,
Bit 2: 1	16-bit-Zählmodus,
Bit 1: 1	externer 1 -MHz-Zähltakt,
Bit 0: 0	1:8-Frequenzteiler nicht aktiviert.

Ins Auffangregister muß der Wert $4000 eingetragen werden, d.h. der Zählzyklus dauert $4001 Takte. Der Strobe-Impuls wird nach $4000 = 16384 Takten während des Zählerstandes $0000 ausgegeben.

d) Das Auffangregister muß in beiden Fällen mit dem Wert $FFFF geladen werden. Es muß das (binäre) Steuerwort 0100 1 xl 1 ins Steuerregister eingetragen werden, durch das Interrupts deaktiviert, der Ausgang OUT freigegeben, der periodische Zählmodus mit Software-Triggerung gewählt sowie der 1:8-Frequenzteiler aktiviert werden. Durch Bit 1 = 1 wird der langsamere externe Takt ausgewählt.

Der Wert x bestimmt den Zählmodus:

- x = 1: 16-bit-Zählmodus, Steuerwort: $4F,
  max. Zählzyklus': $FFFF+1 = $10000 ⇒
  Periodendauer: 65536 * 8 µs = 0524288 s.
- x = 0: 2x8-bit-Zählmodus, Steuerwort: $48,
  max. Zählzyklus: ($FF+1)*($FF+1) = $10000 ⇒
  gleiche Periodendauer: 65536 . 8 µs = 0524288 s.

---

[1] 1/(1 MHz) = 1 µs
[2] ,+1' für den Nullzustand

e) Es muß der Monoflop-Betrieb mit Software-Triggerung gewählt werden. Der 1:8-Frequenzteiler muß aktiviert sein, um eine Impulslänge IL von 1024 µs (Taktperioden • 256'8) zu erreichen. Die Impulslänge wird durch den Anfangswert des LSB-Zählers mit (LSB+1) vorgegeben. Aus der geforderten Impulslänge ergibt sich:

$$IL = (LSB+l) * 8\ \mu s = 1024\ \mu s \Rightarrow LSB = 127 = \$7F.$$

Für die Gesamtlänge des Zählzykius erhält man (vgl. Selbsttestaufgabe S5.3-1):
Länge = (MSB + 1) • (LSB + 1),
wobei MSB den Anfangswert des höherwertigen Zählers bezeichnet. Damit das geforderte Rechtecksignal mit gleicher Impulslänge und -Pause entsteht, muß die Zählzykluslänge doppelt so lang sein wie die Impulsdauer. Daraus folgt: MSB = 1. Also muß das Auffangregister mit dem Wert $017F geladen werden.

Für das Steuerwort ergibt sich daraus der Wert 0101 1011 = $5B.