Fachbereich Informatik

Lehrgebiet Technische Informatik II

Kurs 1707 „Technische Informatik I“

Lösungsvorschläge zur

Nachklausur im SS 2003

am 20.09.2003

Aufgabe 1 Boolesche Funktionen (10 Punkte)

a) Zeigen Sie, daß es $2^{\binom{n}{2}}$ Schaltfunktionen in n Booleschen Variablen gibt.

s. KE1 Satz 1.1

(5)

b) Zeigen Sie, daß die Schaltfunktionen in n Variablen auch in den Schaltfunktionen in n+1 Variablen enthalten sind. Wie kann man sie möglichst einfach charakterisieren?

Die Schaltfunktionen in n Variablen sind genau die Schaltfunktionen in n+1 Variablen, bei denen für alle Belegungen von X_1 bis X_n gilt:

$$f(X_1,\ldots, X_n, X_{n+1}) = f(X_1,\ldots, X_n, \overline{X_{n+1}}).$$

(5)

Aufgabe 2 Normalformen (15 Punkte)

a) Welche Beziehung besteht zwischen den Primtermen einer Schaltfunktion und jeder kürzesten DNF der Schaltfunktion?

Jede kürzeste DNF der Schaltfunktion enthält lediglich Primterme, allerdings muss sie nicht alle Primterme enthalten.

(5)

b) Bestimmen Sie alle Primterme der Schaltfunktion mit folgender Wertetabelle mit dem Verfahren von Quine u. McCluskey

X_1	X_2	X_3	X_4	F(X)
0	0	0	0	0
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	1
1	0	1	1	1
1	1	0	0	1
1	1	0	1	0
1	1	1	0	0
1	1	1	1	1

i	M_i	i,j	$M_{i,j}$	i, j, k, l	$M_{i,j,k,l}$
2	0010√	2, 3	0 0 1 -√	2, 3, 10, 11	- 0 1 -
4	0100√	2, 10	- 0 1 0√	2, 10, 3, 11	- 0 1 - x
3	0011√	4, 5	0 1 0 -	3, 7, 11, 15	- - 1 1
5	0101√	4, 12	- 1 0 0	3, 11, 7, 15	- - 1 1 x
10	1010√	3, 7	0 - 1 1√		
12	1100√	3, 11	- 0 1 1√		
7	0111√	5, 7	0 1 - 1		
11	1011√	10, 11	1 0 1 -√		
15	1111√	7, 15	- 1 1 1√		
		11, 15	1 - 1 1√		

(5)

c) Bilden Sie aus den Primtermen von Aufgabenteil b) unter Verwendung einer Primtermtabelle eine kürzeste DNF. Lösungen mit Karnaugh-Diagrammen werden nicht akzeptiert.

Primterm	M_2	M_3	M_4	M_5	M_7	M_{10}	M_{11}	M_{12}	M_{15}	Kern?
$\overline{X}_2X_3$	X	X				X	X			Ja
X_3X_4		X			X		X		X	Ja
$\overline{X}_1X_2\overline{X}_3$			X	X						Nein
$X_2\overline{X}_3\overline{X}_4$			X					X		Ja
$\overline{X}_1X_2X_4$				X	X					Nein

Der Minterm M_5 wird von keinem Kernprimimplikanten erfaßt. Folglich gibt es zwei gleichlange kürzeste DNFs:

$$F(X) = \overline{X}_2X_3 \vee X_3X_4 \vee \overline{X}_1X_2\overline{X}_3 \vee X_2\overline{X}_3\overline{X}_4$$

oder

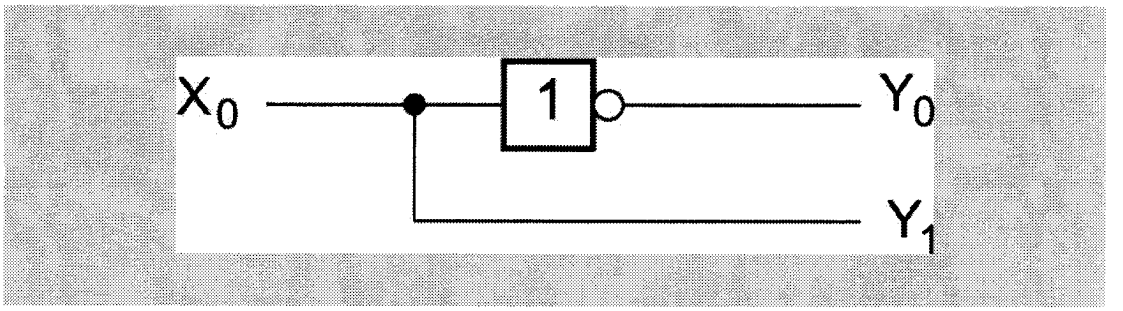
$$F(X) = \overline{X}_2X_3 \vee X_3X_4 \vee X_2\overline{X}_3\overline{X}_4 \vee \overline{X}_1X_2X_4$$

(5)

Aufgabe 3 Schaltnetzsynthese (20 Punkte)

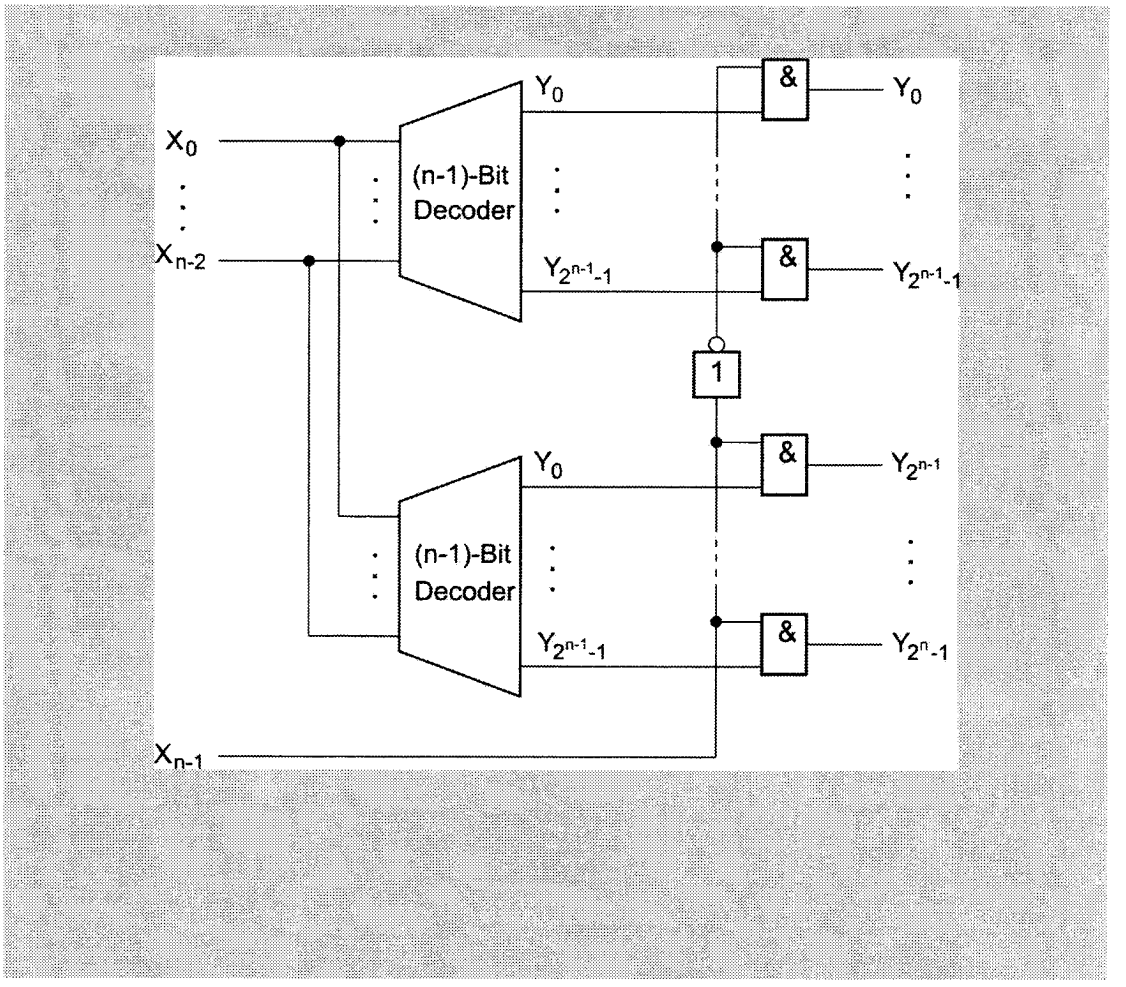
Ein n-Bit Dekoder ist ein Schaltkreis mit n Eingängen $X_{n-1},\ldots,X_0$ und 2^n Ausgängen $Y_0,\ldots,Y_{2^n-1}$. Hat die Eingabe, als Dualzahl interpretiert, einen Wert i zwischen 0 und 2^n-1, dann ist $Y_i=1$ und alle anderen Ausgänge haben den Wert 0.

a) Konstruieren Sie einen 1-Bit Dekoder.



(3)

b) Konstruieren Sie einen n-Bit Dekoder aus zwei (n-1)-Bit Dekodern und Gattern.



(8)

c) Bestimmen Sie die Kosten des n-Bit Dekoders bei einer Konstruktion gemäß den Teilen a) und b). UND- und ODER-Gatter sowie Inverter haben jeweils Kosten 1. Hinweis: Gilt für eine Funktion f:IN->IN
$f(1) = c$ und $f(n) = 2 * f(n-1) + 2^n + k$, dann ist $f(n)=2^{n-1}*(c+k) + (n-1)*2^n - k$.

Seien K(n) die Kosten des n-Bit Dekoders. Dann gilt:

$K(1) = 1$ und $K(n) = 2 * K(n-1) + 2^n + 1$.

Also ist beim Hinweis c=1 und k=1.

Damit ist $K(n) = 2^{n-1} * 2 + (n-1) * 2^n - 1 = n * 2^n - 1$

(5)

d) Konstruieren Sie einen n-Bit Dekoder aus einem Demultiplexer mit 1 Dateneingang, n Steuereingängen und 2^n alternativen Ausgängen.

Man gibt eine 1 fest auf den Dateneingang, dann ist der Demultiplexer zu einem Dekoder geworden.

(4)

Aufgabe 4 Schaltwerkssynthese (15 Punkte)

Ein spezieller Zählcode ist der Grey-Code. Er ordnet die Zahlen so, daß bei jedem Zählschritt nur eine Stelle der Dualzahl verändert wird. Die folgende Tabelle zeigt einen Grèy-Code für 3-stellige Dualzahlen. Nach der 100 folgt wieder die 000.

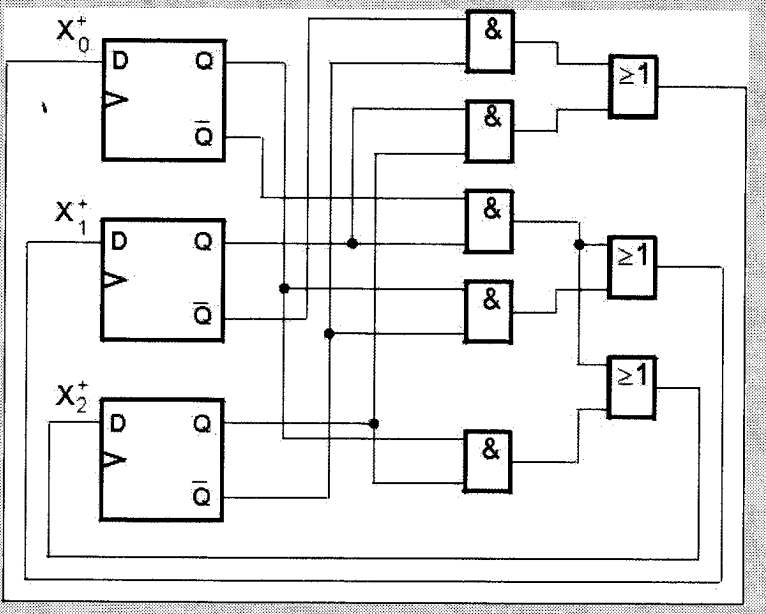
X_2	X_1	X_0
0	0	0
0	0	1
0	1	1
0	1	0
1	1	0
1	1	1
1	0	1
1	0	0

Konstruieren Sie ein Schaltwerk für diesen Grey-Code, das nur aus 3 D-Flipflops sowie aus UND-Gattern, ODER-Gattern und Invertern besteht.

$$X_0^+ = \overline{X_0}\,\overline{X_1}\,\overline{X_2} \vee X_0\overline{X_1}\,\overline{X_2} \vee \overline{X_0}X_1X_2 \vee X_0X_1X_2 = \overline{X_1}\,\overline{X_2} \vee X_1X_2$$

$$X_1^+ = X_0\overline{X_1}\,\overline{X_2} \vee X_0X_1\overline{X_2} \vee \overline{X_0}X_1\overline{X_2} \vee \overline{X_0}X_1X_2 = X_0\overline{X_2} \vee \overline{X_0}X_1$$

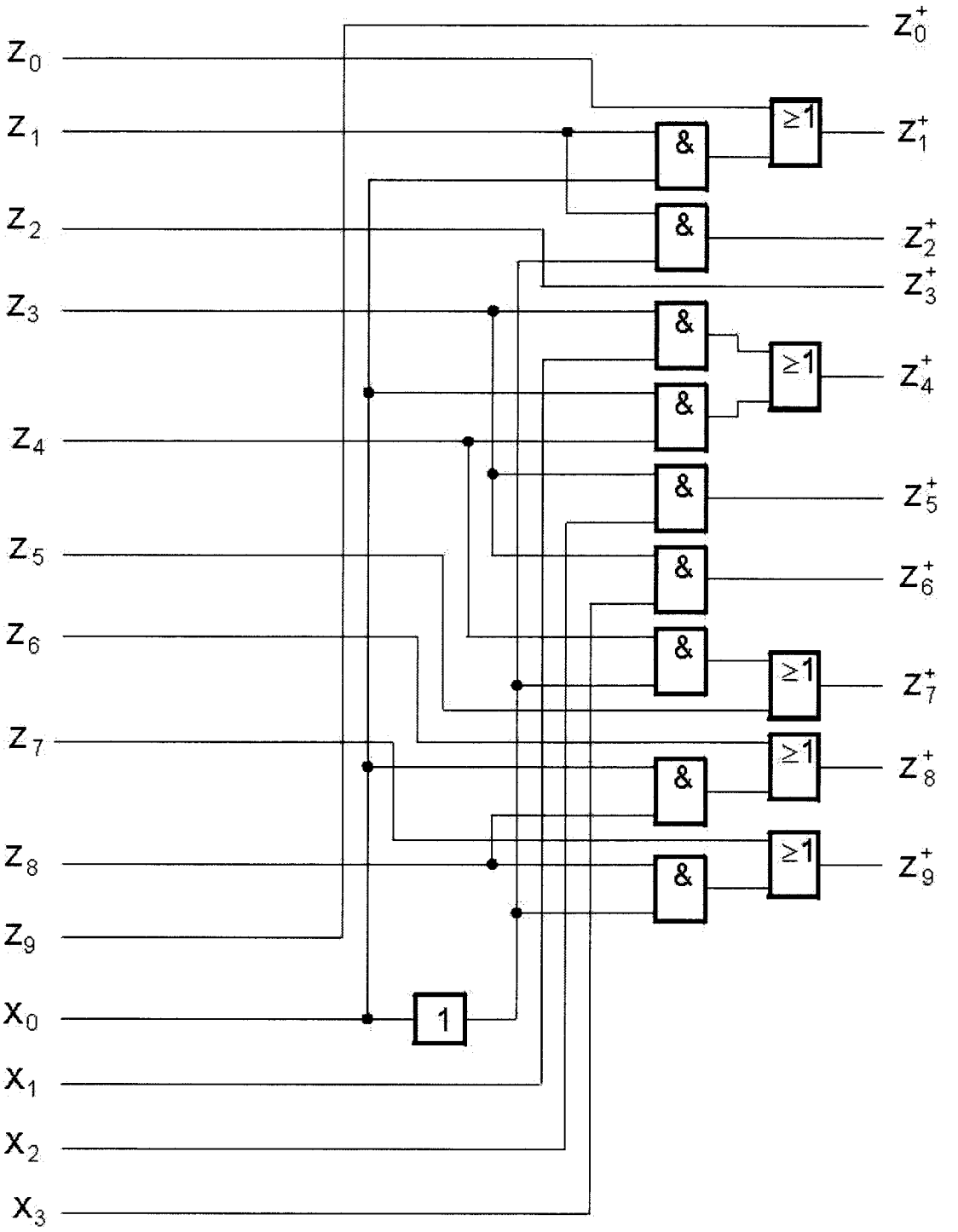
$$X_2^+ = \overline{X_0}X_1\overline{X_2} \vee \overline{X_0}X_1X_2 \vee X_0\overline{X_1}X_2 \vee X_0X_1X_2 = \overline{X_0}X_1 \vee X_0X_2$$



(15)

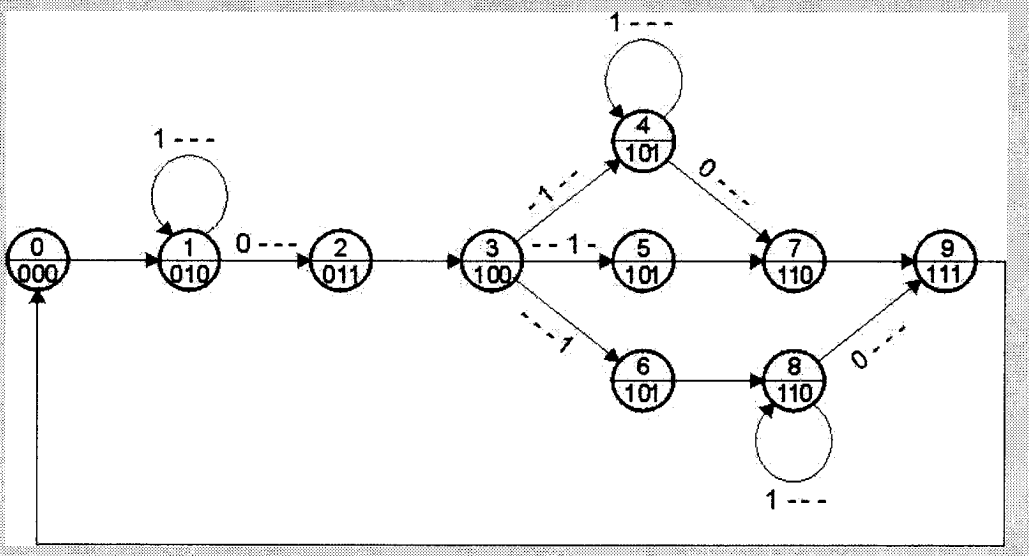
Aufgabe 5 Schaltwerksanalyse (10 Punkte)

Die folgende Abbildung zeigt die Übergangsfunktion eines Automaten mit One-hot Codierung. Bei den Eingangssignalen gilt die Nebenbedingung, dass von den Signalen X_1, X_2 und X_3 immer genau eines den Wert 1 hat.



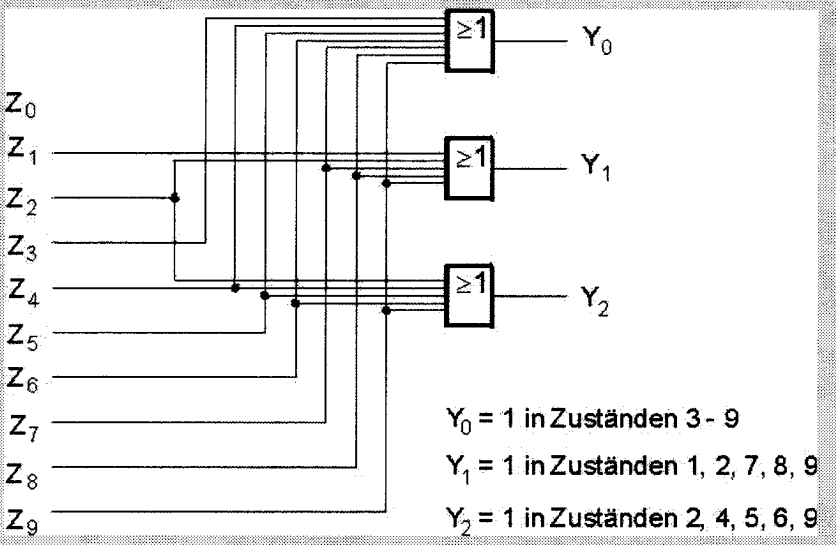
a) Konstruieren Sie den Zustandsgraphen des Automaten. Entnehmen Sie die Ausgaben der folgenden Tabelle:

Zustand	Ausgabe
0	000
1	010
2	011
3	100
4	101
5	101
6	101
7	110
8	110
9	111



(6)

b) Konstruieren Sie ein Schaltnetz für die Ausgabe-Funktion des Automaten.



(4)

Aufgabe 6 Hardware-Architektur (20 Punkte)

a) Was versteht man unter einem Register ?

Unter einem Register versteht man eine Speicherzelle mit minimaler Zugriffszeit, die ihren Inhalt ohne große Verzögerung zur Verfügung stellt. Dies wird einerseits durch die Unterbringung der Register auf dem Chip, andererseits durch die Verwendung von getrennten Ein- und Ausgangsbussen erreicht.

(2)

b) Welche Registerarten sind Ihnen bekannt ?

- Datenregister
- Adreßregister
- Spezialregister

Die Adressregister lassen sich noch in Basis- und Indexregister unterscheiden.

(4)

c) Weshalb ist es ausreichend, bei Registern eine Predekrement- und eine Postinkrement-Modifikation zu realisieren? - Begründen Sie, warum nicht zusätzlich auch eine Postdekrement-, bzw. Preinkrement-Funktion vorhanden sein muß.

Die beiden erstgenannten Modifikationsoperationen gestatten die effiziente Nachbildung eines Stacks. Zudem kann mittels dieser Modifikatoren ein sequentieller Zugriff (von der kleinsten, bis zur größten Adresse) auf jede beliebige Zelle eines Speicherbereichs realisiert werden.

Die Preinkrement- und die Postdekrement-Modifikation würden lediglich dann einen Vorteil bringen, wenn ein vorhandener Datenbestand in umgekehrter Richtung (von der größten, bis zur kleinsten Adresse) sequentiell durchlaufen werden soll. Da sich ein solcher Durchlauf mit minimalem Mehraufwand auch mittels Predekrement, bzw. Postinkrement nachbilden lässt, ist eine Realisierung der anderen beiden Modifikatoren nicht erforderlich.

(4)

d) Was ist ein Multiport-Registerspeicher und wofür wird er benötigt ?

Bei modernen Prozessoren greifen häufig mehrere Komponenten, beispielsweise Rechenwerke und Adresswerk, gleichzeitig auf den Registerspeicher zu. Deshalb werden Registerblöcke mit mehreren Ein- und Ausgabeschnittstellen (Ports) ausgestattet, über die der parallele Zugriff erfolgen kann. Solche Multiport-Registerspeicher verfügen teilweise über bis zu 16 Ein-/Ausgabeports. Aufgrund dessen, dass die Mehrzahl der vom Rechenwerk ausgeführten Operationen mehrere Eingabeoperanden zu einem Ausgabeoperanden verarbeitet, sind in der Regel mehr Ausgabe- als Eingabeports vorhanden.

(5)

e) Erläutern Sie die Merkmale von homogenen und strukturierten Registerspeichern und diskutieren Sie deren jeweilige Nachteile.

Bei der homogenen (unstrukturierten) Registerverwaltung werden alle Register einheitlich über ihre eindeutige absoluten Adressen angesprochen. Neben der daraus resultierenden langen Registeradresse kann als weiterer Nachteil die fehlende Zuordnung von Registern zu den aktiven Programmstrukturen vermerkt werden.

Um diese Schwächen der homogenen Registerverwaltung zu vermeiden, wird bei einigen Prozessoren der Registerspeicher in mehrere disjunkte Registerbänke unterteilt. Jeder aktiven Programmstruktur kann dann eine dieser Bänke zugewiesen werden, auf die sie dann über ein eigenes Registerfenster zugreifen kann. Die Adressierung der Register erfolgt dann relativ zur Anfangsadresse des Registerfensters. Die beschriebene Aufteilung führt jedoch zu einem erhöhten Aufwand, wenn Registerinhalte zwischen Programmstrukturen ausgetauscht werden müssen. Mit Hilfe überlappender Registerbänke kann dieser Schwachpunkt jedoch behoben werden.

(5)