Studientag Sommer 2000

FernUniversität Hagen
Lehrgebiet Technische Informatik I

— Übungsaufgaben —

Aufgabe 1: Vierstufiges Schaltnetz

Gegeben ist das Schaltnetz aus Abbildung A1.1.

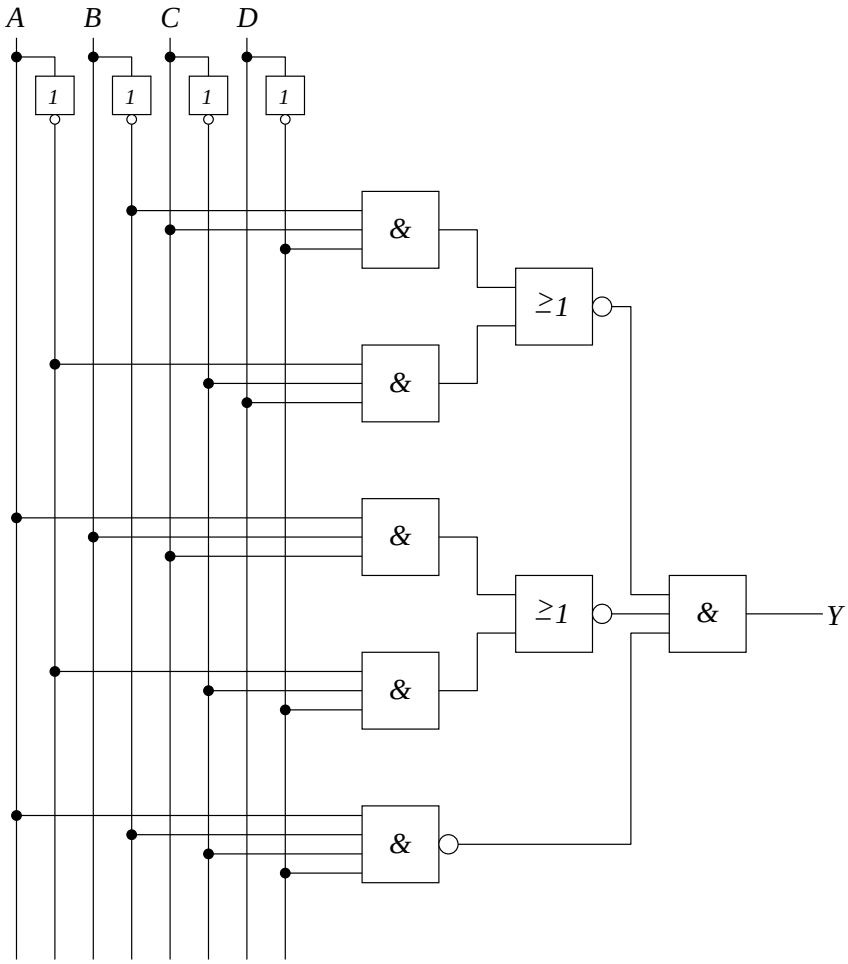

Abb. A1.1: Vierstufiges Schaltnetz mit vier Variablen

A.1.1: Ermitteln Sie die Funktionsgleichung $Y = \ldots$

A.1.2: Vereinfachen und minimieren Sie diese Funktionsgleichung.

A.1.3: Zeichnen Sie von der minimierten Funktionsgleichung das Schaltnetz.

Aufgabe 2: Synthese mit 4 Variablen

A.2.1: Erstellen Sie aus der Funktionstabelle in Tabelle A2.1 die vollständige DNF, tragen Sie diese in die KV–Tafel ein und entwickeln Sie daraus die minimierte DF (Disjunktive Form) !

A	B	C	D	Y
0	0	0	0	0
0	0	0	1	1
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0

A	B	C	D	Y
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	0
1	1	1	0	1
1	1	1	1	1

Tabelle A2.1: Funktionstabelle eines Schaltnetzes mit 4 Variablen

A.2.2: Entwickeln Sie im selben Sinn die minimierte KF !

A.2.3: Zeichnen Sie beide Schaltungen !

Aufgabe 3: Quine–McCluskey

Eine Schaltfunktion $Y(x_5, x_4, x_3, x_2, x_1)$ nimmt für folgende Belegungen des Eingangsvektors den Wert 1 an:

x_5	x_4	x_3	x_2	x_1
0	0	0	0	0
0	0	0	1	0
0	0	1	1	1
0	1	0	0	0
0	1	0	1	0
0	1	1	1	1
1	0	1	1	1
1	1	0	0	0
1	1	0	0	1
1	1	0	1	0
1	1	0	1	1
1	1	1	1	0

A.3.1: Warum ist es falsch, die Funktion Y in einem *einzigen* KV–Diagramm darzustellen ? Skizzieren Sie hierzu ein solches KV–Diagramm für 5 Variablen !

A.3.2: Zeichnen Sie zwei KV–Diagramme für die Funktion Y, die sich durch die Belegung der Variablen x_5 (0 oder 1) unterscheiden ! Leiten Sie daraus die minimale Form für Y ab !
Hinweis: Stellen Sie sich vor, daß die beiden Diagramme übereinander liegen. In der dritten Dimension kann nun in der gewohnten Weise vereinfacht werden.

A.3.3: Vereinfachen Sie die Funktion nach der Methode von Quine–McCluskey !

Aufgabe 4: 1–Bit Volladdierer

Entwerfen Sie einen 1–Bit–Volladdierer !

Lösen Sie dazu folgende Aufgaben:

A.4.1: Stellen Sie die Funktionstabelle für die Stellensumme und den Übertrag auf.

A.4.2: Erstellen Sie die DNF–KV–Diagramme für die Stellensumme und den Übertrag.

A.4.3: Geben Sie die minimierten Schaltfunktionen an.

Aufgabe 5: 4–Bit Subtrahierer

Entwerfen Sie ein Schaltnetz, das zwei 4–stellige Dualzahlen $a = a_3a_2a_1a_0$ und $b = b_3b_2b_1b_0$ subtrahieren kann. Benutzen Sie dabei 1–Bit–Volladdierer als Grundbausteine und geben Sie ein Zahlenbeispiel an. Dabei sind a_3 bzw. b_3 die höherwertigen Stellen.

Aufgabe 6: RS–Kippglied

Gegeben ist das Schaltzeichen (Abb. A6.1) und die Beschreibung eines asynchronen RS–Kippgliedes nach DIN 40700:

> Wenn die Variablen an beiden Eingängen verschiedene Werte oder gleichzeitig den Wert 0 haben, zeigen die Variablen an den beiden Ausgängen komplementäre (verschiedene) Werte. Wenn zunächst die Variablen an beiden Eingängen verschiedene Werte haben und dann den Wert 0 einnehmen, ändern sich die Werte der Variablen an den Ausgängen nicht. Solange die Variablen an beiden Eingängen gleichzeitig den Wert 1 einnehmen, haben die Variablen an beiden Ausgängen den gleichen Wert; wenn nachher die Variablen an den Eingängen gleichzeitig den Wert 0 einnehmen bzw. in diesen übergehen, dann ist nicht vorhersehbar, wie die Werte 1 und 0 den beiden Ausgängen zugeordnet sind.

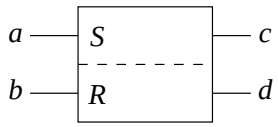

Abb. A6.1: Schaltzeichen des RS–Kippgliedes nach DIN 40700

Ergänzen Sie das in der Abbildung A6.2 vorgegebene Impulsdiagramm. Dabei sind die Anfangszustände angegeben.

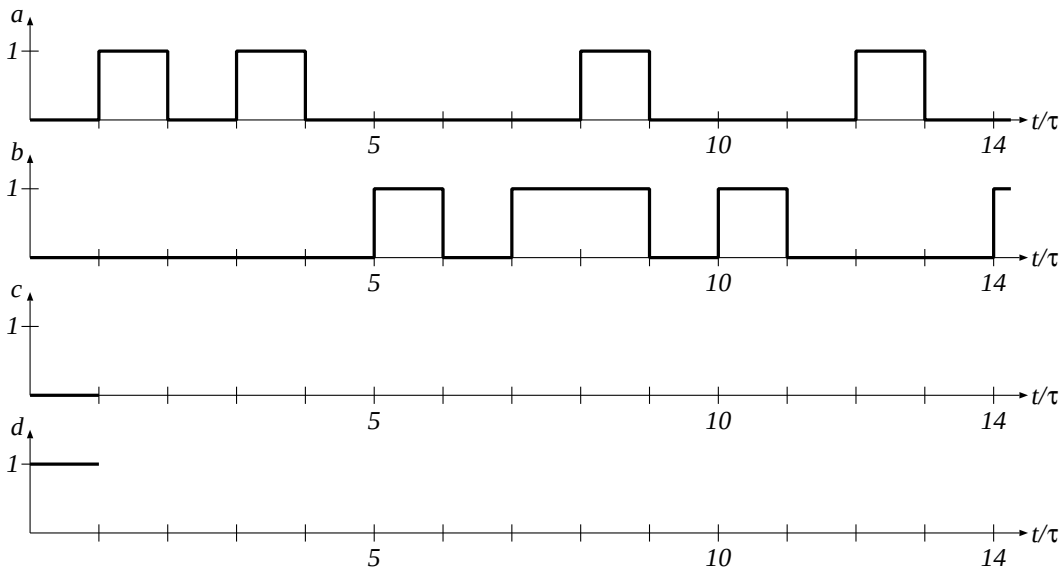

Abb. A6.2: Impulsdiagramm zur Aufgabe 6

Aufgabe 7: Schaltwerk mit JK–Flipflops

Stellen Sie für die Schaltung aus Abbildung A7.1 eine Tabelle der nacheinander auftretenden Zustände auf. Benutzen sie dazu Tabelle A7.1.

Hinweis: Der Anfangszustand der Speicherglieder soll als 0 angenommen werden !

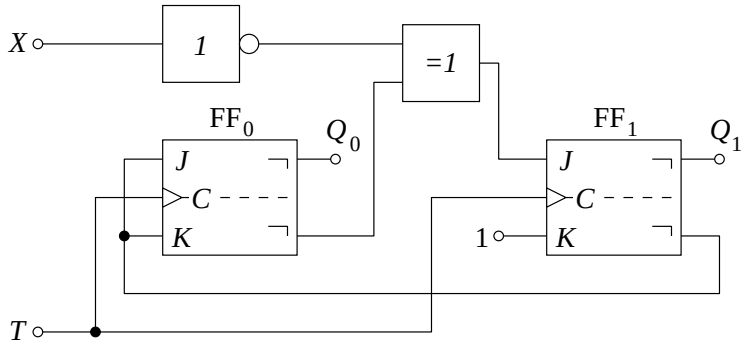

Abb. A7.1: Schaltwerk mit 2 JK–Flipflops

X	J_0	K_0	J_1	K_1	Q_0^n	Q_1^n	Q_0^{n+1}	Q_1^{n+1}

Tabelle A7.1: Folgezustandstabelle für Aufgabe 7

Aufgabe 8: 2–Bit–Synchronzähler

Analysieren Sie den Synchronzähler aus Abbildung A8.1.

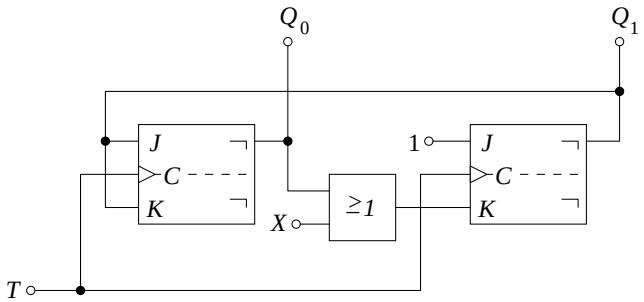

Abb. A8.1: Synchronzähler mit 2 Ausgängen

A.8.1: Bestimmen Sie ausgehend vom Startzustand $Q_0 = 0$ und $Q_1 = 0$ den Zählzyklus für $X = 1$ und für $X = 0$ und zeichnen Sie die Zustandstabelle !

A.8.2: Zeichnen Sie den Zustandsgraphen !

Aufgabe 9: Synchronzähler

Entwerfen Sie einen 3–Bit–Synchronzähler mit folgender Zählfolge:

$$0 - 1 - 3 - 7 - 6 - 5 - 0 - \cdots$$

Erstellen Sie dabei:

A.9.1: Zustandsgraph

A.9.2: Automatentabelle

A.9.3: Minimierte Funktionsgleichungen

A.9.4: Schaltbild

Aufgabe 10: Schieberegister

Entwerfen Sie ein 3–Bit–Schieberegister mit folgenden Eigenschaften:
- Rechtsschieben
- Linksschieben
- Parallel einlesen
- Löschen

Lösen Sie dazu folgende Aufgaben:

A.10.1: Entwerfen Sie einen 4:1 Multiplexer !

A.10.2: Vervollständigen Sie das gegebene Schaltbild (Abb. A10.1), so daß das Schieberegister die geforderten Eigenschaften erfüllt !

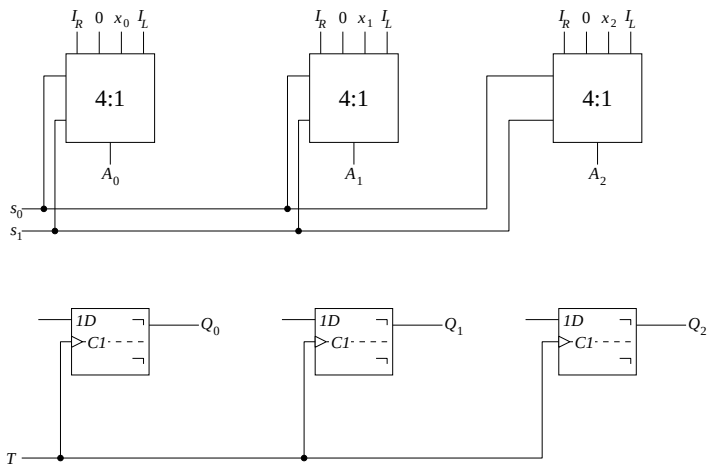

Abb. A10.1: Zu vervollständigendes Schaltbild eines 3–Bit–Schieberegisters