Bitte hier unbedingt Matrikelnummer und Adresse eintragen, sonst keine Bearbeitung möglich.

Postanschrift: FernUniversität, D-58084 Hagen

Name, Vorname

Straße, Nr.

PLZ, Wohnor:

FERNUNIVERSITÄT
- Gesamthochschule -
EINGANG

INF

FERNUNIVERSITÄT
Gesamthochschule
D-58084 Hagen

Fachbereich Informatik

Kurs: 1708 „Technische Informatik II"

Hauptklausur am 01.02.2003

Zutreffendes unbedingt ankreuzen!

Hörerstatus:

- ☐ Vollzeitstudent
- ☐ Teilzeitstudent
- ☐ Zweithörer
- ☐ Gasthörer
- ☐ Bachelor
- ☐ Lehramt
- ☐ .....

Klausurort:

- ☐ Berlin
- ☐ Bochum
- ☐ Frankfurt
- ☐ Hamburg
- ☐ Karlsruhe
- ☐ Köln
- ☐ München
- ☐ Bregenz
- ☐ Wien
- ☐ .....

Aufgabe	1	2	3	4	5	6	Summe
erreichbare Punktzahl	10	25	15	15	15	20	100
bearbeitet							
erreichte Punktzahl							

Note: _____

Hagen, den _____ Betreuer: _____

©2003 FernUniversität - Gesamthochschule - in Hagen

Name: Vorname: Matr.-Nr.:

Aufgabe 1: (10 Punkte)

Geben Sie für die folgenden Aussagen an, ob sie richtig oder falsch sind.

	richtig	falsch
a) Die **Arbeitsgeschwindigkeit** moderner Mikroprozessoren stimmt in der Regel mit ihrer Zugriffsgeschwindigkeit auf den Arbeitsspeicher überein.	☐	☐
b) Digitale Signalprozessoren besitzen typischerweise eine **Harvard-Architektur**.	☐	☐
c) In jedem **Flash-Speicherbaustein** können alle Zellen nur gemeinsam gelöscht werden.	☐	☐

Ergänzen Sie die folgenden Sätze:

d) Nennen Sie jeweils einen Vorteil und einen Nachteil eines asynchronen Systembusses gegenüber einem synchronen Bus:

Vorteil: .....

.....

Nachteil: .....

.....

e) Unter dem **Durchschreib-Verfahren mit Write Around** auf einen Cache versteht man:

.....

.....

.....

f) Ein Übertragungsverfahren, bei dem zusammenhängende Datenblöcke in gleichmäßigen Zeitabständen und mit gleichen Zeitdauern transferiert werden, wird als ..... Übertragung bezeichnet. Sie kann z.B. im folgenden Bussystem eingesetzt werden:

.....

Name: Vorname: Matr.-Nr.:

Aufgabe 2: Datentypen und Datenformate (25 Punkte)

a) Vorzeichenbehaftete Festpunktzahlen der Länge n bit seien im Format (1.n-1) gegeben, d.h. eine Stelle vor dem Dezimalpunkt, n-1 Stellen dahinter.
Geben Sie in allgemeiner Form die kleinste und die größte darstellbare positive (>0) Festpunktzahl in binärer Form (XXXX_2) und in Potenzen von 2 an:

$Z_{fix,min}$ = _____ $_2$ = _____ (Potenz von 2)

$Z_{fix,max}$ = _____ $_2$ = _____ (Potenz von 2)

Welchen Wert haben beide Zahlen für n=32, also 32-bit-Festpunktzahlen, in Potenzen von 2 ?

$Z_{fix,min}$ = _____ ; $Z_{fix,max}$ = _____ ≈ _____

b) Geben Sie für (normalisierte) 32-bit-Gleitpunktzahlen nach dem IEEE-754-Standard den minimalen und maximalen (positiven) Wert für die Mantisse in binärer Form und in Potenzen von 2 und an:

$(1.M)_{min}$ = _____ $_2$ = _____

$(1.M)_{max}$ = _____ $_2$ = _____ ≈ _____

Berechnen Sie daraus (näherungsweise) die kleinste bzw. größte positive (>0) Zahl im IEEE-Standard. Beachten Sie dabei, daß für die 8-bit-Charakteristik C gilt: $1 \leq C \leq 254$!

Z_{min} = _____ * $2^{____}$ = _____

Z_{max} = _____ * $2^{____}$ = _____

c) Bekanntermaßen gilt für die Umrechnung von Potenzen von 2 in Potenzen von 10 die Beziehung:

$$2^n = 10^x \Rightarrow x = n * \log_{10} 2 \approx 0.301 * n \qquad (\log_{10}\text{: Logarithmus zur Basis 10})$$

Unter dem **Dynamik-Bereich** einer Zahlendarstellung versteht man das Verhältnis zwischen der größten und der kleinsten darstellbaren positiven Zahl.

Geben Sie für die unter a) und b) betrachteten 32-bit-Festpunkt- bzw. Gleitpunktzahlen den Dynamik-Bereich, jeweils in Potenzen von 2 und 10 (näherungsweise) an.

D_{fix} = _____ = _____ (2) = _____ (10)

D_{float} = _____ = _____ (2) = _____ (10)

d) Der Dynamik-Bereich wird typischerweise in Dezibel (dB) angegeben. Für eine Größe X berechnet sich dieser Wert X' zu:

$$X' = 20 \log_{10} X \quad \text{(dB)}.$$

Geben Sie für die unter c) berechneten Werte D_{fix} und D_{float} die entsprechenden Werte D'_{fix} und D'_{float} in dB an:

D'_{fix} = _____ dB

D'_{float} = _____ dB

e) Für das Produkt zweier Gleitpunktzahlen $Z1 = M1 * 2^{E1}$, $Z2 = M2 * 2^{E2}$ gilt bekanntlich:

$$Z = Z1 * Z2 = M1 * M2 * 2^{E1+E2}$$

(Darin seien mit M1, M2 die vorzeichenbehafteten Mantissen und E1, E2 die vorzeichenbehafteten Exponenten benannt.) Stellen Sie zunächst die beiden folgenden Zahlen im 32-bit-Format des IEEE-754-Standards in ‚Potenzschreibweise' dar:

Z1 = $C2D8 0000 = $(-1)^{__}$ * (_____)$_2$ * $2^{____}$

Z2 = $39B4 0000 = $(-1)^{__}$ * (_____)$_2$ * $2^{____}$

Berechnen Sie nun ‚schriftlich' das Produkt der Mantissen:

$(1.M1)_2 * (1.M2)_2$ = (_____)$_2$ = (1._____)$_2$ * $2^{____}$

Ermitteln Sie jetzt die Charakteristik des Produkts und berücksichtigen Sie dabei das Ergebnis der Multiplikation der Mantissen !

C = _____

Geben Sie nun das Produkt Z in ‚Potenzschreibweise' sowie in binärer und hexadezimaler Form an.

Z = $(-1)^{__}$ * (_____)$_2$ * $2^{____}$

Z = (_____)$_2$

= $_____

Name: Vorname: Matr.-Nr.:

Aufgabe 3: Befehlssätze und Adressierungsarten (15 Punkte)

In dieser Aufgabe sollen Sie das folgende kleine Assemblerprogramm analysieren und hinsichtlich der Programmlänge optimieren. Der 16-bit-Prozessor habe einen 16 bit Adreßbus. Die Darstellung im Speicher erfolgt im Big-Endian-Format. Die Assemblerbefehle seien mit den in KE1 beschriebenen identisch und im Zwei-Adreßformat gegeben:

<Befehl> Ri,Rj entspricht: Ri := Ri ‚op' Rj.

Label	Befehl		Adressierungsart
Start:	ROL	$56	
	EOR	$02(R4), R3	
	DEC	R1	
	BNE	Start	
	ADD	R3, ($006E)	
	ADD	R2, R3	
	ST	$0061,R2	

a) Ergänzen Sie die obige Tabelle um die bei den Befehlen verwendeten Adressierungsarten.

b) Vor der Ausführung des obigen Programms haben der Datenspeicher und die Register den Inhalt:

Speicherauszug (alle Werte in hexadezimaler Form)

X	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
005X	92	61	5D	2C	94	88	00	0A	60	02	22	19	87	AF	D0	11
006X	71	34	8D	D4	23	55	96	A0	00	57	10	22	94	AE	00	56

Registerbelegung

R1 = $0010	R2 = $0123	R3 = $0001	R4 = $0054

Welchen Inhalt haben Register und Speicher nach der Ausführung des oben stehenden Programms ? (Es reicht, nur die geänderten Zellen einzutragen.)

Register:

R1 = $_____	R2 = $_____	R3 = $_____	R4 = $_____

Speicher:

X	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
0050																
0060																

c) Welche Aufgabe erfüllt dieses Programm ?

d) Wie läßt sich diese Aufgabe unter Verwendung der im Kurs beschriebenen Befehle und Adressierungsarten mit minimalem Aufwand realisieren ?

Name: Vorname: Matr.-Nr.:

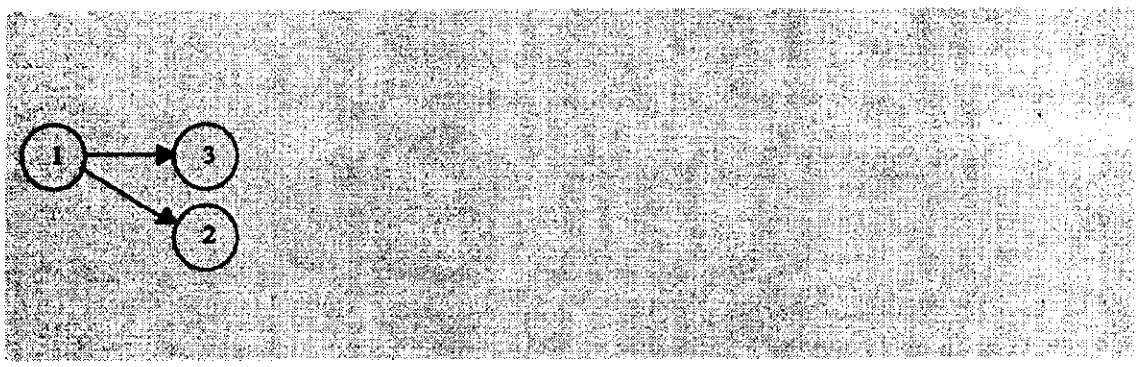
Aufgabe 4: Superskalare Prozessoren (15 Punkte)

Das folgende Assemblerprogramm soll auf einem superskalaren 16-bit-Prozessor mit 16-bit-Adreßbus ausgeführt werden. Die Assemblerbefehle seien mit den in KE1 beschriebenen identisch und im Zwei-Adreßformat gegeben:

<Befehl> Ri,Rj entspricht: Ri := Ri ‚op' Rj

Nr.	Befehl		Bedeutung
1	LD	R1, #$0001	; $0001 → R1
2	ST	$0100, R1	; R1 → M[$0100]
3	TFR	R2, R1	; R1 → R2
4	MUL	R1, #$0002	; $0002 * R1 → R1
5	INC	R2	; R2 + 1 → R2
6	OR	R1, #$0001	; $0001 v R1 → R1
7	ADD	R2, $0100	; R2 + $0100 → R2
8	ADD	R1, R2	; R1 + R2 → R1

a) Abhängigkeitsbeziehungen werden in der Informatik häufig durch gerichtete Graphen dargestellt. Dabei werden die untersuchten Objekte durch Knoten und die zwischen ihnen bestehenden Abhängigkeiten durch Kanten repräsentiert. Erstellen Sie einen Abhängigkeitsgraphen für das oben gegebene Programm. Ergänzen Sie hierzu die folgende Abbildung:



b) Wie viele Möglichkeiten gibt es, die Reihenfolge der Befehle des oben gezeigten Programms derart umzustellen, daß ein hinsichtlich der Funktion gleichwertiges Programm entsteht ?

c) Der gegebene superskalare Prozessor verfüge über zwei identische Pipelines. Wie muß der Scheduler die Befehle an diese Pipelines verteilen, wenn die Laufzeit des Programms minimiert werden soll. Setzen Sie bei dieser Teilaufgabe voraus, daß die Befehle alle die gleiche Ausführungsdauer haben.

d) Wodurch kann die Berechnung eines optimalen Schedules zusätzlich erschwert werden ? Nennen Sie mindestens zwei Einflußfaktoren und erläutern Sie kurz deren Wirkungsweise.

Aufgabe 5: Busse (15 Punkte)

In dieser Aufgabe sollen Sie sich ausführlicher mit dem *Universal Serial Bus* (USB) mit der Standard-Übertragungsrate von 12 Mbit/s[1] beschäftigen.

a) Berechnen Sie die Anzahl der Bytes, die in jedem 1-ms-Zeitrahmen (*Frame*) übertragen werden können.

b) Kann über den betrachteten USB ein kontinuierlicher Strom von Stereo-Audiodaten übertragen werden, der mit einer Abtastrate von 44.100 und einer Auflösung von 16 bit pro Abtastwert aufgezeichnet wird ? Begründen Sie Ihre Antwort ausführlich.

c) In einem Rechensystem mit dem betrachteten USB sollen

1) 4 Audio-Kanäle mit einer erforderlichen Bandbreite von 200 kbyte/s isochron übertragen werden,
2) Interruptdaten im Umfang von 150 byte pro Zeitrahmen transferiert werden und
3) 10% der Übertragungskapazität des Busses für Steuerdaten reserviert sein,
4) aber keine Daten mit langsamer Geschwindigkeit (*Low Speed*) auftreten.

Tragen Sie in der folgenden Skizze eines Zeitrahmens die Belegung des USB mit den beschriebenen Datenübertragungen ein. Vernachlässigen Sie dabei – der Einfachheit halber - alle Datenbytes und Zeiten, die nur dem Übertragungsprotokoll (*Overhead*) dienen, also das SOF-Paket, das EOF-Zeitintervall, die Token- und Handshake-Pakete usw. Beschriften Sie die unterscheidbaren Daten geeignet.

[1] Beachten Sie: 12 Mbit/s = 12.000.000 bit/s, also 1 M = 10^6, nicht 2^{10}.

d) Von einem Scanner werde über den betrachteten USB ein Bild mit 12 Mbyte[2] Speicherbedarf übertragen. Wie lange dauert die Übertragung wenigstens, wenn man die Busbelastung nach c) zugrunde legt ? Geben Sie die Berechnung an.

e) Wie lange dauert die Übertragung des Bildes nach d), wenn der USB völlig frei ist, also keinerlei andere Datenübertragungen stattfinden ? Begründen Sie Ihre Antwort.

[2] Hier ist natürlich 1 MB = 2^{20} = 1.048.576

Aufgabe 6: Systemsteuerbausteine (20 Punkte)

a) Geben Sie für die folgenden Aussagen an, ob sie richtig oder falsch sind und begründen Sie Ihre Aussage kurz.

i) Die Aktivierung bzw. Deaktivierung der Tristate-Treiber zwischen einem lokalem Bus und dem Systembus wird von sog. DMA-Controllern gesteuert.

ii) Unter einem *Strobe* versteht man ein Triggersignal, das nach dem Eintreten eines Ereignisses nur für einen einzigen Taktzyklus seinen Signalpegel ändert.

iii) Die Kaskadierung mehrerer Interrupt-Controllern bezeichnet man auch als Daisy Chaining.

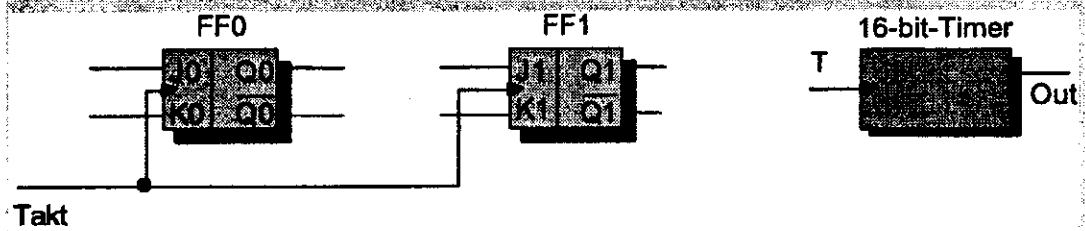
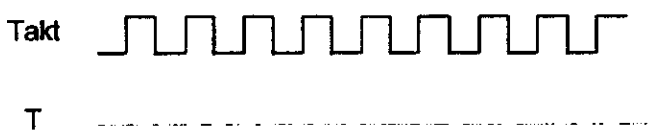
b) Was versteht man unter *Busy Waiting* ?

c) Erläutern Sie den Begriff *Fly-by-Transfer* für einen DMA-Controller.

d) Erläutern Sie die Funktionsweise einer *Watch Dog*-Schaltung

e) In dieser Aufgabe soll ein 16-bit-Timerbaustein so durch eine vorgesetzte Schaltung erweitert werden, daß sie den maximalen Zählzyklus des Timers verdreifacht und nach Ablauf der Zykluszeit für einen einzigen Takt ein High-Signal auf den Ausgang Out legt. (Während der restlichen Zeit liege er auf Low.)

i) Geben Sie den maximalen Zählzyklus des 16-bit-Timers in Zähltakten sowie den dafür erforderlichen Anfangswert des Timers an.

ii) In welchem Modus muß der Timer-Baustein betrieben werden, um das gewünschte Ausgangssignal zu erzeugen ?

iii) Zeichnen Sie nun die gewünschte Vorschaltung (*Prescaler*). Zur Verfügung stehen alle logischen Grundschaltungen (UND, ODER, Inverter,...) sowie zwei JK-Flipflops (ohne statische Set/Reset-Eingänge). Den Timer können Sie dabei als Rechteck mit Eingang T und Ausgang Out darstellen. Gehen Sie davon aus, daß der Baustein gemäß Ihren Angaben aus den vorigen Teilen dieser Aufgabe konfiguriert ist.