Kurs: 1726 – Rechnerarithmetik

Prüfer: Prof. Dr. Wolfram Schiffmann
Beisitzer: Bernhard Fechner
Datum: 22.01.2008
Note: 1.0

Schiffmann: Welche Zahlendarstellungen kennen Sie?
Antwort: Ich habe zunächst die Stellenwertsysteme genannt und habe dabei folgende Formel aus dem Script hingeschrieben und erklärt.

$$\langle a \rangle = \sum_{i=0}^{n-1} a_i B^i$$

Danach habe ich angefangen die Umkehrfunktion

$$\mathrm{repr}_{B,n}(z) = a$$

zu erklären. Als ich sagte, dass man die Zahl der Stellen nach

$$n = \lfloor \log_B z \rfloor + 1$$

bestimmt, fragte Prof. Schiffmann warum hier „+1“ stehen müsste. Ich sagte, dass ich das herleiten könnte, was er aber offensichtlich nicht wollte. Daraufhin sagte ich, dass das die Formel aus dem Script wäre, was ihm als Antwort ausreichte.
Schiffmann: Welche Darstellungsformen kennen Sie für ganze Zahlen?
Antwort: Ich habe nun begonnen zu erklären, dass es einerseits Betrag und Vorzeichen, sowie Komplement Darstellungen gibt. Im Weiteren habe ich die Vorteile der Darstellung mit Betrag und Vorzeichen bei der Multiplikation genannt und die Nachteile bei der Addition aufgelistet. Danach bin ich zu den Komplement Darstellungen übergegangen und habe deswegen die Formeln

$$[a] = -a_n 2^n + \sum_{i=0}^{n-1} a_i 2^i$$

$$[a]_1 = -a_n \left(2^n - 1\right) + \sum_{i=0}^{n-1} a_i 2^i$$

hingeschrieben. Prof. Schiffmann wollte nun wissen, wie die Umrechnung in Betrag und Vorzeichen durchgeführt werden kann (Invertierung und Inkrementierung). Dabei wollte er auch die Beweisidee warum inkrementiert werden muss.
Fechner: Herr Fechner unterbrach mich hier und fragte mich, wie ich den eine 8-Bit Zahl in 2er-Komplement-Darstellung in eine 16-Bit-Darstellung umwandeln würde.
Antwort: In allen meinen bisherigen mündlichen Prüfungen, sowohl an der FernUniversität als auch im Rahmen meines Erststudiums an einer Präsenz-Universität, habe ich es bisher noch nie erlebt, dass ein Doktorand, der als Beisitzer in einer Prüfung sitzt, eine Prüfungsfrage stellt. Das brachte mich nun völlig aus dem Konzept und ich verstand so nicht auf Anhieb, dass hier nach der Verlängerung von 2er-Komplement-Darstellungen durch Verdopplung des Vorzeichenbits gefragt war (vgl. Lemma 1.5).
Schiffmann: Prof. Schiffmann leitete nun zu den Addierern über.
Antwort: Ich führte zunächst den Halbaddierer, einschließlich der entsprechenden Formeln für das Summen- und Übertragsbit, ein. Dann ging ich zum Volladdierer über und erklärte auch diesen anhand der Formeln. Schließlich skizzierte ich auch noch die modulare Bauweise des Volladdierers entsprechend Abbildung 2.1 im Script.
Schiffmann: Wie würden Sie längere Binärzahlen addieren?

Antwort: Ich erklärte den Aufbau des Carry-Chain Addierers (Verkettung von Volladdierern durch die Übertragsleitungen) und gab seine Kosten und Tiefe an. Dann nannte ich die wesentlichen Verbesserungsansätze, d.h.

(i) Doppelte Berechnung von Teilsummen. Einmal mit Eingangsübertrag Null und einmal mit Eingangsübertrag Eins und anschließender Auswahl in Abhängigkeit vom aktuellen Übertrag.
(ii) Schnelle Berechnung der Überträge und Berechnung der Summenbits nach der Formel für den Volladdierer.

Im Anschluß ging ich zum Carry-Lookahaed-Addierer über und erklärte diesen wieder anhand der wesentlichen Formeln. Dann sagte ich, dass der Carry-Lookahaed-Addierer aufgrund der schnellen Berechnung der Überträge durch eine parallele Präfixberechnung lineare Kosten und eine logarithmische Tiefe aufweist.
Fechner: Hier intervenierte nun wieder Herr Fechner und fragte ob es denn entweder lineare Kosten oder eine logarithmische Tiefe sei oder ob auch beides auf einmal möglich sei.
Antwort: Nachdem er mich nun wieder aus dem Konzept gebracht hatte, erklärte ich was Kosten und was Tiefe im Sinne eines digitalen Schaltkreises sind und dass die genannten Werte genau die im Script genannten sind.
Schiffmann: Was fällt Ihnen zum Thema zeitgetriebene Konstruktion ein?
Antwort: Ich erklärte nun zunächst die Aufgabenstellung, d.h. minimale Kosten bei Erreichung einer vorgegebenen maximalen Tiefe. Danach erklärte ich den rekursiven Ansatz mit Durchführung von Rekursionsschritten für Conditional-Sum Addierer im Falle dass die Verwendung eines Carry-Chain-Addierers die Tiefenvorgabe nicht erfüllt. Das Verfahren wird abgebrochen, wenn man entweder ein Conditional-Sum Addierer erhalten hat, oder falls die Zeitvorgabe erreicht wurde.
Schiffmann: Prof. Schiffmann wollte nun den Einfluss der benutzten Technologie diskutieren.
Antwort: Ich orientierte mich bei meiner Antwort an der Reihenfolge in Kapitel 3.2, d.h. zunächst führte ich das Problem unterschiedlicher Gatterverzögerungen an und ging dann über zur Leitungsverzögerung in Abhängigkeit der kapazitiven Last am Ausgang. Dann erklärte ich die Auswirkung einer Fanout-Beschränkung für den Conditional-Sum Addierer und wie man einen d-nären Fanout-Baum aufbaut.
Fechner: Herr Fechner unterbrach mich nun erneut mitten im Satz und fragte mich nach dem Gegenteil von Fanout.
Antwort: Hier wusste ich zwar nun die Antwort (Fanin) sofort, dennoch riss mein Erzählungsstrang wieder ab und ich vergaß den Einfluss der Leitungslänge und die Verwendung von Komponenten zu diskutieren. Es gab aber auch keine Rückfragen hierzu.
Schiffmann: Noch eine schnelle Frage zu den Fließkommaeinheiten. Warum sind bei Fließkommadarstellungen Additionen aufwendiger als Multiplikationen?
Antwort: Ich schrieb nun wieder die entsprechende Formel aus dem Script auf

$$z+z' = (-1)^s \, 2^e \left(f \pm 2^{e'-e} f'\right)$$

und erklärte anhand dieser die Notwendigkeit des Exponentenvergleichs und die Durchführung des Alignments der Mantisse.

Fazit: Prof. Schiffmann ist als Prüfer uneingeschränkt zu empfehlen. Bis auf die Frage zu der Formel zur Berechnung der Stellenzahl bei der Umrechnung von Dezimalzahlen in Zahlen zur Basis B waren alle Fragen eindeutig und klar verständlich formuliert. Trotzdem hinterließ diese Prüfung bei mir einen negativen Gesamteindruck, der auf die sehr individuelle Interpretation der Rolle eines Prüfungsbeisitzenden durch Herrn Fechner zurückzuführen ist.