Prüfungsprotokoll Technische Informatik 1707/1708

Prüfer: PD Dr.-Ing. K.Gotthardt
Beisitzer: Dr. Weiss ???
Datum: 21.11.2007
Dauer: ca. 25 Min.
Note: 1,0

Was sind Minterme?
Konjunktionsterme maximaler Länge, die eine Standardnummerierung existiert werden.
Was sind Maxterme?
Disjunktionsterme maximaler Länge, die Negation von Mintermen.
Was sind Primterme?
Formal durch ein Literal nicht mehr verkürzbare Konjunktionsterme. Wir haben hier den Unterschied zw. (Min-) Termen einer Funktion(implizieren die Funktion) und nur als solche diskutiert. Er erläutert, dass sich Primterme im Gegensatz dazu immer auf eine Funktion beziehen müssen.
Was sind Kernimplikanten?
Primterme, die für die Darstellung als kürzeste DNF unbedingt gebraucht werden. Hier meinte er es müssten nicht Primterme sein. Worauf ich sagte, man könnte dann wohl auch die Minterme einer Funktion als Kernimplikanten ansehen. (Schon vor der Prüfung war ich mir nicht sicher, ob Kernimplikanten Primterme sein müssen und ob Primterme, die sich bei der Darstellung der Kürzesten DNF gegenseitig ersetzen können ev. auch solche sind, denn mindestens einen von beiden brauch man ja – schätze: nein).
Was ist denn das besondere an Schaltnetzen, die etwas speichern können?
Die Rückkopplung. Er: Ja, also FFs.
Er legte zwei hintereinander geschaltete J-K-FFs vor. Das zweite wurde mit X getaktet, das erste durch ein anderes Signal. Ich glaube an den Eingängen lag jeweils eine 1 an:
Ist dies ein synchrones oder ein asynchrones Schaltwerk? Ein asynchrones.
Wenn man das ganze jetzt als Automat betrachtet: Wie viele Zustände kann dieser annehmen? Die Beschaltung der FFs war mir nicht klar, aber ich antwortete mit: „4“.
Wie viele Übergängen gibt es? Ich dachte zuerst die Funktion des Automaten verstehen zu müssen, erinnerte mich aber nach einiger Zeit daran, dass der maximale Ausgangsgrad eines Knotens durch die Anz. der Eingangsleitungen^2 gegeben ist. Also gab es pro Zustand 2 Übergänge und somit insgesamt 8.
Dann legte er mir einen durch die 3-stelligen Y-Werte an den Kanten recht unübersichtlichen Zustandsgraph mit 7 Zuständen vor. Können sie die Funktionalität erkennen?
Ich erkannte es schließlich: Ein Zähler, der bei X=0 vorwärts und bei X=1 rückwärts zählt.
Und wie heißt so ein Zähler? Modulu-7-Zähler.
Anschließend zeigte er eine recht detailgetreue Abbildung eines skalaren Prozessors. Welche Teile gehören zum Steuerwerk? Da waren Steuerregister, Unterbrechungslogik, Taktsteuerung, Decodiereinheit, Befehlsregister und ich glaube ein Mikoprogrammspeicher.
Was geht denn in das Steuerwerk rein und raus?
Raus gehen die Steuersignale für viele Komponenten ggf. auch für welche außerhalb des µPs. Er wollte hören, dass die Maschinenbefehle reingingen, aber ich erläuterte, dass auch die Signale des Operationswerks ausgewertet werden und Signale für die Folgeadresse, wenn es einen Maschinenbefehl abarbeitet, der z.B. ein ganzes Mikroprogramm startet.
So, nun zeigte er auf das Stackpointerregister. Was ist das. Hier sagte ich fälschlicherweise „Der Stack“. Nein wo liegt denn der Stack und wie funktioniert er. Ich erläuterte, dass er bei Unterprogrammaufrufen oder Interrupts zumindest den PC und das Statusregister darauf ablegen muss.

Ja, aber wo liegt er, innerhalb oder außerhalb des Chips. Ich kam einfach nicht drauf, obwohl ich es eigentlich gewusst hätte.
Die Antwort ist natürlich „Im Speicher“. Wir erläuterten dann noch das LIFO-Prinzip, wobei ich mich nochmals kurz verhaspelte.
Was ist Pipelining?
Ich erklärte die 5-Stufige Pipeline.
Wie viele Befehle kann man abarbeiten, wenn es keine Hemmnisse gäbe?
Einen pro Takt.
Welche Hemmnisse gibt es.
Datenkonflikte, Strukturkonflikte, Steuerflusskonflikte.
Ich glaube er fragte welches der schlimmste sei oder so ähnlich?
Datenabhängigkeit = RAW, gibt es beim skalaren µP.
Sie sagen „skalaren“, wie sieht es denn beim superskalaren µP aus?
Hier gibt es noch die WAR- und WAW-Abhängigkeit. Bei WAR könnte man die Befehle noch gleichzeitig bearbeiten, aber bei WAW muss die Reihenfolge stimmen. Ursache ist hier die Out-of-Order Phase in der zunächst die Reihenfolge verändert werden kann. Wobei der ROB (Reoder-Buffer) am Ende wieder für die richtige Reihenfolge (von-Neumann-Prinzip) sorgen muss.
Wie behebt man das?
Durch Registerrenaming werden Kopien der betreffenden Register angelegt und die Befehle dadurch entkoppelt.
So, und was kann man denn beim RAW machen?
Hier könnte man Bypassing (=Forwarding) anwenden, also den direkten Transfer aus der ALU des Befehls in der EX-Phase zum Befehl der das Datum benötigt und in der Dekodierphase steckt. Des Weiteren gibt es noch folgende Software-Mechanismen...die wollte er nicht mehr hören.
Warum braucht man einen Cache?
Von-Neumann-Flaschenhals (damit war er nicht zufrieden) bzw. Systembusentlastung.
Warum Funktioniert er überhaupt?
Lokalitätsprinzip.
Warum macht man nicht den ganzen Speicher als Cache?
Aus Platz- und Kostengründen.
Er nannte mir die 4 Adressierungsarten unmittelbare, direkte, relative und indizierte(oder).
Ich scherzhaft: „Ich dachte ich soll sie Ihnen aufzählen“? Er nahm das auch so auf.
Er sagte ich solle ihm diese erklären.
Unmittelbare: Datum wird übergeben.
Direkte: Adresse ist der Operand.
Indirekte/relative: Operand ist die Adresse in der die effektive Adresse steht.
Indizierte: Basisadress+Adresse im Indexregister wird übergeben.
Wozu braucht man virtuelle Adressen?
Sie machen den Speicher für den Programmierer transparent (will heißen, der Programmierer braucht sich nicht um die tatsächliche Ablage von Daten nicht kümmern).
Was macht eine Speicherverwaltung?
Sie ist ein Teil des Betriebssystems und muss versuchen dessen hohe Anforderungen an den Speicher zu genügen: Reloziebarkeit von Speicherbereichen, Zugriffsrechteverwaltung, Adressraumverwaltung – Abbildung von Seiten auf die Festplatte, Übersetzung von virtuellen Adressen in physikalische mit Hilfe der MMU).
Ist die effektive Adresse eine physikalische oder eine virtuelle?
Eine virtuelle.
Gibt es mehr oder weniger virtuelle Adressen als physikalische?
Ich dachte es wird immer so viel virtueller Adressraum verwaltet, wie das Betriebssystem gerade

benötigt.
Nein, wie ist es denn, wenn eine bestimmte Anzahl von Adressleitungen zur Verfügung steht?
Ach so, dadurch wird der virtuelle Adressraum natürlich durch 2^n begrenzt.
Er: Ja, genau das ist der virtuelle Adressraum.
Also ist der virtuelle oder der physikalische Adressraum größer?
Der virtuelle.

Leider war nicht alles richtig (Stack!), aber ich habe es doch geschafft eine ganze Menge Stoff rüberzubringen(es fehlen wohlmöglich 1-3 Fragen). Herr Dr. Gotthardt war sehr anspruchsvoll, besonders was das praktische Verständnis angeht (leichtere Einsendeaufgaben) aber auch sehr verständnisvoll und großzügig; zu dem ruhig und mit der guten Atmosphäre auch durch den netten Beisitzer konnte ich glücklicherweise die gestellten Aufgaben lösen. Hilfreich war das Absolvieren des TI1-Kurses, CS2 (TI2 konnte ich dann nacharbeiten) und des µP-Praktikums. Wie immer wichtig gegenseitiges Erarbeiten und Abhören mit Kommilitonen(per Telefon), und das Durchsehen von Prüfungsberichten auch anderer Prüfer. Vorbereitungszeit einschl. TI2: Ca. 150 Std..

Prüfungsthemen, die mir Herr Dr. Gotthardt am Telefon nannte:

Terme

Normalformen

Schaltnetze

Schaltwerke, synchron, asynchron

Zustandsdiagramme

Prozessoren: Grundelemente

Steuerwerk

Rechenwerk

Bussysteme

Programmierung

Befehle

Prozessoren: von-Neumann, Havard

Pipelining

Virtuelle Speicherverwaltung

Cache-Arten, warum

MESI-Protokoll

Prüfungsprotokoll Technische Informatik 1707/1708

Prüfer: Dr. Klaus Gotthardt
Beisitzer: Hr. M. Skambraks
Datum: 15.03.2006
Dauer: ca. 25 Minuten
Note: 1,3

Boolsche Algebra

- Was sind Minterme / Maxterme
- Was ist eine KDNF / DDNF
- Unterschied Primterm / Kernimplikant

Tristate-Gatter

- Welche drei Zustände hat ein Tristate-Gatter?
  logisch 1, logisch 0, hochohmig
- Wozu benutzt man Tristate-Bausteine?
  Zur Busankopplung

Flipflops

- Was ist das besondere an Flipflops?
  rückgekoppelte Schaltnetze
- SR-Flipflop zeichnen

Schaltwerke

Herr Gotthardt legte mir ein Bild vor, auf dem zwei mögliche Realisierungen eines Schaltwerks zu sehen waren. Auf einem führte der Weg von mehreren Eingängen über einen Multiplexer zu einem Register, und von dort weiter zur ALU, beim anderen waren Multiplexer und Register vertauscht.

- Welches Schaltwerk ist Ihrer Meinung nach geeignet?
  Das, wo zuerst der Multiplexer, und dann das Register kommt

Auf dem nächsten Bild war ein Schaltwerk mit zwei Flipflops zu sehen

- Moore oder Mealy?
  Moore, da der Ausgangsvektor nicht vom Eingangsvektor unmittelbar abhing
- Ist der Moore-Automat ein Sonderfall des Mealy-Automaten, oder umgekehrt?
  Moore ist Sonderfall des Mealy

- Ist das Schaltwerk synchron oder asynchron?
  asynchron, da zwar alle Flipflops taktgesteuert waren, aber von verschiedenen Takten

Als drittes Bild folgte ein Zustandsgraph

- Was ist die Funktion dieses Schaltwerks?
  Vorwärts-/Rückwärtszähler
- Wie nennt man diese Art von Zähler?
  Modulo-Zähler
- Wie entwickelt man Schaltwerke?
  Zustandsgraph, Zustandstabelle, Zustandscodierung mit Flipflops

Mikroprozessoren

Herr Dr. Gotthardt legte mir ein Schaltbild eines Mikroprozessoren vor

- Welche Elemente sind dem Steuerwerk zuzuordnen?
- Welche Aufgaben hat das Steuerwerk?
- Was ist eine Pipeline?
- Wie funktioniert eine Pipeline?

Speicher

- Was ist Cache, und wie ist er aufgebaut, warum funktioniert er?
- Warum baut man nicht den gesamten Speicher wie Cache?
  Kosten, Komplexität, Größe
- Was ist der Unterschied zwischen Write Back und Write Through? Wie funktionieren beide?
- Welche vier Adressierungsarten gibt es?
  Mir fielen nur drei ein (Register- und ein- bzw. zweistufige Speicheradressierung). Herr Gotthardt nannte mir allerdings noch die vierte (Adressierung mit Indexregister), erklären konnte ich die Adressierungsarten dann selbst.

Fazit

Herr Dr. Gotthardt ist ein sehr empfehlenswerter Prüfer, die Atmosphäre bei der Prüfung war sehr angenehm, und die Zeit verging sehr schnell. Hauptsächlich mit dem Fragenkatalog (kg.fernuni-hagen.de), aber auch mit den anderen Prüfungsprotokollen, habe ich mich auf die Prüfung vorbereitet. Bei einigen Fragen kam ich nicht direkt auf die Antwort, aber durch Nachfragen war das leicht zu klären. Dieses Nachfragen wurde auch nicht zu meinem Nachteil ausgelegt.

Prüfungsprotokoll Technische Informatik 1707/1708

Prüfer	**PD Dr.-Ing. K. Gotthardt**
Beisitzer	**Hr. Dipl.-Ing. M. Skambraks**
Datum	08.03.2005
Ort	Hagen
Dauer	ca. 25 Minuten
Kursversion	1707: SS 2004, 1708: WS 04/05

Boolesche Algebra

- Was sind Minterme / Maxterme?
- Was ist eine KDNF / KKNF?
- Was ist ein Primterm?
- Was ist ein Kernimplikant?
- Wie erkennt man im KV-Diagramm eine Primterm?
- Wie erkennt man im KV-Diagramm einen Kernimplikanten?

Schaltnetze

Hr. Dr. Gotthardt legte mir ein Bild eines mehrstufigen Schaltnetzes vor.

- Wie kann man diese Schaltung vereinfachen?
  Aufstellen der Funktionsgleichung, Gleichung vereinfachen

Flipflops

- Was ist das besondere an FlipFlops?
  Es sind rückgekoppelte Schaltnetze
- Können Sie ein FlipFlop zeichnen?
  SR-FF gezeichnet

Schaltwerke

Hr. Dr. Gotthardt legte mir ein Bild eines Schaltwerkes vor.

- Handelt es sich um ein Moore- oder ein Mealy-Schaltwerk?
  Es war ein Moore-Schaltwerk, da der Ausgang nur vom inneren Zustand abhing. Wichtig: Hr. Dr. Gotthardt will immer auch hören, dass jeder Moore-Automat auch ein Mealy-Automat ist
- Ist das Schaltwerk synchron oder asynchron?
  Die Flipflops waren an ein Taktsignal angeschlossen, also war es ein synchrones Schaltwerk
- Wie entwickelt man ein Schaltwerk?
  Zustandsgraph, ASM-Diagramm

Mikroprozessoren

Hr. Dr. Gotthardt legte mir das Prinzipschaltbild des μP 6502 vor (vgl. K1707, EA7).

- Welche Elemente sind dem Steuerwerk zuzurechnen?
- Welche Aufgaben hat das Steuerwerk?
- Wie funktioniert eine Pipeline?
- Wieviele Befehle können in einer Pipeline gleichzeitig bearbeitet werden?
- Welche Pipeline-Hemmnisse gibt es?

Cache

- Wie / warum funktioniert ein Cache?
  Schneller Zwischenspeicher vor dem langsamen Hauptspeicher, Lokalitätsprinzip
- Warum baut man nicht den gesamten Hauptspeicher so schnell wie den Cache?
  Höhere Kosten und größerer Flächenbedarf bei SRAM im Gegensatz zu DRAM
- Was ist der Unterschied zwischen Write-Through und Write-Back?
- Welche Probleme können bei Write-Back entstehen?
  Kohärenz
- Was passiert bei einem Write-Miss?
  Hier wollte Hr. Dr. Gotthardt hören, dass das Datum nicht in den Cache eingelagert wird, sondern nur eine Modifikation im Hauptspeicher erfolgt. Allerdings steht in Kurs 1708, KE2, S. 37 / Bild 2.7-4 etwas anderses: Write Around vs. Write Through with (Write) Allocation.

Busprotokolle

- Was ist Bit-Stuffing?
  Hier wollte er hören: Mit dem Bit-Stuffing werden innerhalb des Datenstroms Sequenzen vermieden, welche für die Rahmenbegrenzung / Fehlersignalisierung vorgesehen sind. Meine Erklärung, dass dadurch vermieden wird, zu lange den gleichen Pegel (High oder Low) auf die Leitung zu legen, schien mit ein paar zusätzlichen Erläuterungen über Taktrückgewinnung aus dem Signal auch in Ordnung.

Zusammenfassend lässt sich sagen, dass die Prüfungssituation sehr angenehm war. Ich hatte im Vorfeld mit Hr. Dr. Gotthardt telefoniert, und er meinte er würde die Prüfung so ähnlich aufziehen wie Prof. Keller. Es würde der gesamte Kurs abgedeckt, allerdings nur relativ oberflächlich.

Das hat sich auch im großen und ganzen bewahrheitet, soweit ich das beurteilen kann. Die Prüfungsprotokolle von Prof. Keller waren sehr hilfreich für die Vorbereitung, allerdings kamen ein paar Gotthardt-spezifische Fragestellungen, auf die man sich aber mit Hilfe der Aufgaben zu und dem Studientagsmaterial 1707 vorbereiten kann.

Man sollte sich mit KV-Diagrammen gut auskennen (vgl. die Fragen zur Booleschen Algebra). Dass jeder Moore-Automat auch ein Mealy-Automat ist wollte er schon auf dem Studientag und in der Klausur hören, und in der mündlichen Prüfung kam diese Antwort natürlich auch wieder gut an.