

Lehrende/r	Jörg Keller Lena Oden	Modulbeauftragte/r	Jörg Keller Lena Oden
	Dauer des Moduls ein oder zwei Semester	ECTS 10	Workload 300 Stunden
			Häufigkeit in jedem Semester
Lehrveranstaltung(en)	01608 Computersysteme I		WS/SS 1.Hälfte SWS 2+1
	01609 Computersysteme II		WS/SS 2.Hälfte SWS 2+1
Detaillierter Zeitaufwand	Kurseinheiten: 150 Stunden Einsendearbeiten: 75 Stunden Studientage u. Prüfungsvorbereitung: 75 Stunden		
Qualifikationsziele	<p>Nach erfolgreicher Teilnahme können die Teilnehmerinnen und Teilnehmer Schaltfunktionen algebraisch beschreiben und Wertetabellen sowie Primimplikanten bestimmen. Sie können Schaltnetze wichtiger Schaltfunktionen wie Addierer oder Multiplexer aus parametrisierten Definitionen ableiten und ihre Komplexität analysieren. Sie können Automaten und komplexe Schaltwerke synthetisieren und analysieren.</p> <p>Nach erfolgreicher Teilnahme können die Teilnehmerinnen und Teilnehmer die Teile eines Computersystems identifizieren und ihre Funktionsweise erklären. Sie können Architekturkonzepte erläutern, insbesondere Zusammenhänge zwischen Befehlssatz- und Mikroarchitektur. Sie können die Hitraten verschiedener Cache-Architekturen bei gegebener Zugriffssequenz bestimmen. Sie können verschiedene Formen der Parallelität zur Leistungssteigerung darstellen.</p>		
Inhalte	<p>Der Kurs 01608 führt in die Grundlagen ein, die zum Verständnis von Mikroprozessoren und Rechnersystemen notwendig sind. Dies sind Schaltfunktionen und Schaltnetze, Speicherglieder und Schaltwerke, komplexe Schaltwerke. Schaltfunktionen werden algebraisch durch Boole'sche Ausdrücke beschrieben, hierbei werden auch kürzeste Normalformen bestimmt. Weiterhin wird die Realisierung von Schaltfunktionen durch Gatter sowie viel benutzte Schaltnetze vorgestellt. Als Kombination von Schaltnetzen mit Speichergliedern entstehen Schaltwerke, die als endliche Automaten beschrieben, analysiert und synthetisiert werden. Für komplexe Schaltwerke mit einer sehr großen Zahl von Zuständen erfolgt eine Beschreibung mittels ASM-Diagrammen und eine Aufteilung der Realisierung Operations- und Steuerwerk.</p> <p>Der Kurs 01609 beschreibt den Aufbau eines Computers und das Zusammenspiel seiner Komponenten, die einem komplexen Schaltwerk entsprechen. Dabei werden verschiedene Ausführungsvarianten zur Realisierung der (Teil)Schaltwerke erläutert. Dann wird gezeigt, welchen Einfluss die Befehlssatzarchitektur eines Prozessors auf dessen Hardware-Implementierung hat und es wird anhand des MIPS-Prozessors ein typisches Beispiel für den Befehlssatz eines so genannten Reduced Instruction Set Computer (RISC) vorgestellt. Danach werden verschiedene Mikroarchitekturen für Prozessoren untersucht und Beispiele von drei Mikroarchitektur-Typen für exemplarische Befehle des zuvor vorgestellten MIPS-Befehlssatzes werden ausführlich behandelt. Zum Schluss werden Möglichkeiten zur Optimierung der Speicherarchitektur vorgestellt und am Beispiel der drei möglichen Cache-Varianten analysiert.</p> <p>Ergänzende Literatur: J. Keller, W.J. Paul: Formaler Entwurf digitaler Schaltungen, 3. Auflage, Teubner-Verlag, 2005 W. Schiffmann: Technische Informatik 2 - Grundlagen der Computertechnik, 5. Auflage, Springer-Verlag, 2005 H. Bähring: Mikrorechner-Technik, Springer-Verlag, 2005 U. Brinkschulte und T. Ungerer: Mikrocontroller und Mikroprozessoren, Springer-Verlag,</p>		

	2002	
Inhaltliche Voraussetzung	keine	
Lehr- und Betreuungsformen	Kursmaterial Einsendeaufgaben mit Korrektur und/oder Musterlösung internetgestütztes Diskussionsforum Zusatzmaterial Studientag/e fachmentorielle Betreuung (Regional- und Studienzentren) Betreuung und Beratung durch Lehrende	
Anmerkung		
Formale Voraussetzung	keine	

Verwendung des Moduls B.Sc. Informatik

Prüfungsformen		Art der Prüfungsleistung	Voraussetzung
Prüfung		bestandene benotete Prüfungsklausur	keine
Stellenwert der Note	1/16		